

The logo for DeltaDesign, consisting of a teal circle containing a white triangle with diagonal lines, followed by the text 'DeltaDesign' in a bold, black, sans-serif font.

# DeltaDesign

Система автоматизированного проектирования электронных устройств

# Оглавление

<b>О компании ЭРЕМЕКС</b> .....	1
<b>САПР Delta Design</b> .....	2
 Менеджер библиотек LIBerty .....	4
 Схемотехнический редактор FlexyS .....	6
 Система управления правилами DRM .....	8
 Система аналогового моделирования SimOne .....	10
 Система цифрового моделирования Simtera .....	12
 Редактор печатных плат. Режим классической трассировки RightPCB .....	16
 Редактор печатных плат. Режим топологической трассировки TopoR .....	22
 3D-визуализация печатной платы .....	24
 Универсальный редактор производственных файлов DeltaCAM .....	26
 Подготовка конструкторской документации .....	28
 Комплект программиста (SDK) .....	31
 Delta Design Workgroup и Delta Design Enterprise Server .....	32
<b>Взаимодействие Delta Design с другими системами</b> .....	34
<b>Информация для заказа Delta Design</b> .....	36
<b>Обучение</b> .....	37
<b>Ассоциации и союзы</b> .....	38
<b>Наши клиенты</b> .....	39
<b>Рекомендации пользователей</b> .....	40

# EREMEX

**Компания ЭРЕМЕКС – ведущий российский разработчик систем автоматизированного проектирования радиоэлектронной аппаратуры.**

Сотрудники компании ЭРЕМЕКС имеют более чем 15-летний опыт разработки программного обеспечения для проектирования печатных плат.

Мы предлагаем систему автоматизированного проектирования, использующую уникальные алгоритмы и инновационные подходы к решению ваших задач.

Наша цель – оптимизация сроков разработки продукции и снижение производственных издержек заказчика. На любой стадии проекта команда ЭРЕМЕКС готова оказать вам оперативную поддержку и обеспечить индивидуальный подход к решению поставленных задач.



- 2022** **RightPCB – проектирование гибко-жестких плат**  
Редактор печатных плат
- 2021** **Delta Design 3.5**  
Расширение функции импорта данных
- 2020** **Delta Design 3.0**  
Интеграция всех модулей на одной платформе
- 2019** **Delta ЭКБ**  
Библиотека компонентов  
**Интеграция с ЛОЦМАН:PLM**  
через интерфейс прикладного программирования (API)
- 2018** **Удобство и быстродействие**  
Обновленный интерфейс, настройки параметров работы редакторов, поддержка Windows 10
- 2017** **3D-визуализация**  
компонентов и печатной платы  
**Подготовка к производству**  
Создание и проверка технологических файлов  
**Комплект программиста (SDK)**  
Платформа для расширения функционала  
**Delta Design Workgroup и Enterprise Server**  
Единое информационное пространство
- 2016** **RightPCB**  
Редактор печатных плат  
**Simtera**  
Система цифрового моделирования
- 2015** **Delta Design**  
САПР электронных устройств
- 2012** **SimOne**  
Система схмотехнического моделирования
- 2007** **ТороR**  
Топологический трассировщик

# САПР электронных устройств Delta Design

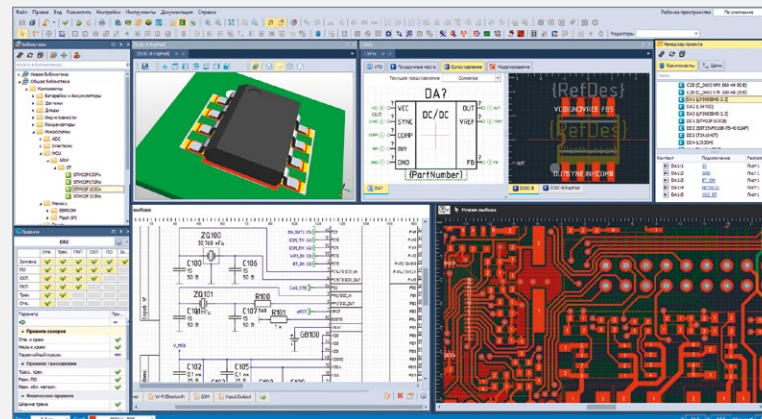


Система является первой современной отечественной САПР, реализующей сквозной цикл проектирования

САПР изначально разработана с целью полной поддержки российских ГОСТов, но в то же время она совместима и с международными стандартами. Delta Design построена на базе транзакционной СУБД IPR, обеспечивающей целостность, надежность и безопасность хранения данных.

## Функционал Delta Design

- Формирование и ведение базы данных радиоэлектронных компонентов
- Разработка принципиальных электрических схем
- Моделирование поведения аналоговых и цифровых сигналов в проектируемых устройствах
- Разработка конструкции печатных плат
- Размещение компонентов, а также ручная, полуавтоматическая и автоматическая трассировка печатных плат
- Выпуск конструкторской документации
- Выпуск производственной документации, в том числе для автоматизированных производственных линий



Осенью 2021 года была выпущена версия 3.5 САПР Delta Design. За год, прошедший с момента выпуска версии 3.0, в систему было внесено множество улучшений и доработок.

Был обновлен интерфейс, добавлены новые темы оформления. Расширены возможности импорта – добавлен импорт библиотек и проектов из системы PADS (разработчик Mentor Graphics, Inc). В схемотехническом редакторе доработан механизм встроенных блоков, добавлены атрибуты цепей. Добавлена возможность сохранения вариантов трассировки в режиме TopoR.

В 2022 году функционал редактора печатных плат был расширен возможностью проектирования гибко-жестких плат. Теперь пользователь может создавать сложно-составной контур платы, в виде примыкающих областей жесткой и гибкой частей платы. Функционал редактора слоев был расширен: теперь в редакторе могут создаваться наборы слоев (стекапы), соответствующие гибкой и жесткой областям печатной платы. Система также предоставляет пользователям набор специализированных DRC-проверок. Проверки контролируют наборы слоев гибко-жесткой конструкции, отслеживают правильность трассировки в области гибкой части платы, контролируют правильность расположения компонентов и переходных отверстий в области изгиба.

САПР Delta Design обеспечивает сквозной маршрут проектирования изделий радиотехники и электроники



# Менеджер библиотек LIBerty

Ведение базы данных электронных компонентов для последующего использования в процессе проектирования



## Централизованная библиотека

Менеджер библиотек позволяет создать единую централизованную базу компонентов, описание которых будет выполнено по единым стандартам. Компоненты в базе распределены по библиотекам, для которых возможно установить разграничения прав доступа. Библиотека является единицей обмена компонентами между пользователями. В процессе обмена система контролирует обновления библиотек. Кроме того, библиотеки могут быть импортированы из других САПР (P-CAD, Altium Designer, PADS).

## Одно техническое описание (Datasheet) – один компонент в библиотеке

Компонент может иметь несколько модификаций, предназначенных для описания различных вариантов исполнения/поставки компонента (partname). Все модификации обладают одним и тем же набором технических параметров, различаться могут только конкретные значения (в том числе корпусное исполнение). Это позволяет вводить в библиотеку целую серию/линейку однотипных компонентов (например, серию резисторов одного типа) в виде одного компонента.

Встроенная система проверки позволит оперативно исправить все неточности в описании компонента и только после этого разрешит использовать его в проектировании новых устройств.

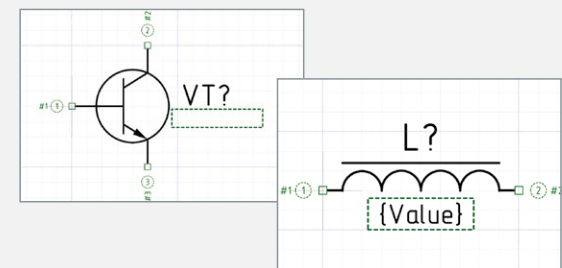
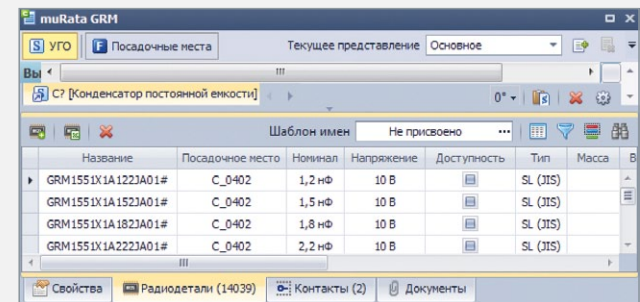
## Комплексная поддержка ГОСТов

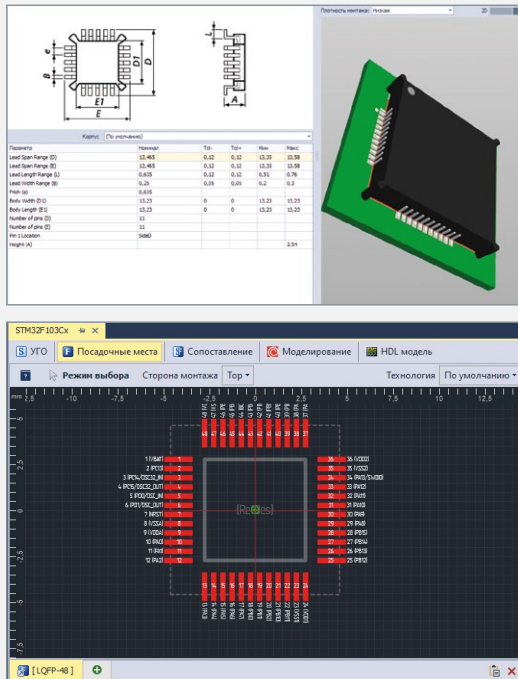
Классификация компонентов выполнена по ГОСТ 2.710, комплект поставки включает в себя большой набор условных графических обозначений (УГО), соответствующих требованиям ГОСТов (ГОСТ 2.728, ГОСТ 2.730 и т.д.) на оформление электрических схем.

## Автоматизированное создание компонентов

Посадочные места (ПМ), условные графические обозначения (УГО) и атрибутивные данные компонентов вводятся в автоматизированном режиме с помощью специальных инструментов (мастера создания УГО и мастера создания ПМ):

- УГО создаются в соответствии с ГОСТ 2.743;
- посадочные места создаются в соответствии со стандартами: IPC-7351/ ГОСТ Р МЭК 61188;





- генерируются 3D-модели компонентов/ПМ;
- табличные данные могут быть массово импортированы/экспортированы в \*.csv формате по автоматически формируемым шаблонам.

При необходимости все данные можно вводить и редактировать в ручном режиме. Система автоматически контролирует все случаи использования одного элемента библиотеки в составе других (например, одно ПМ, используемое для разных компонентов).

### Редактор посадочного места позволяет:

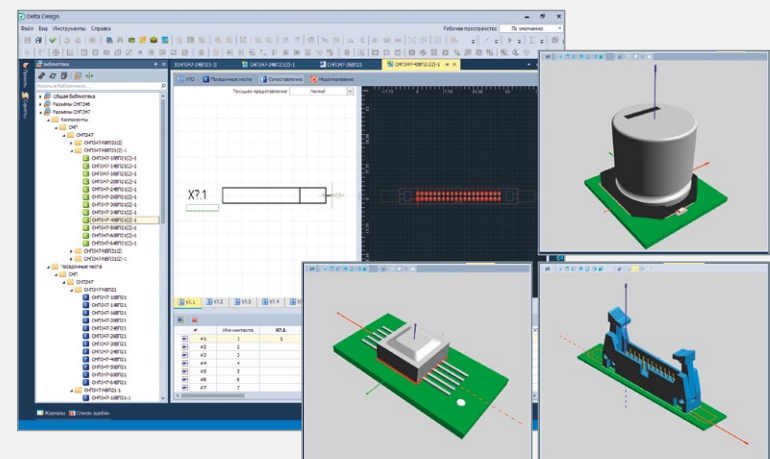
- разместить на ПМ монтажные и переходные отверстия, печатные проводники, реперные точки, задать места нанесения клея и указать позицию манипулятора;
- задать регионы изменения правил, которые размещаются вместе с компонентом на плату. Это позволяет для сложных компонентов (например, BGA) заранее задать области запрета трассировки, переопределять ширину проводников, изменять зазоры между элементами печатного монтажа и т.д.;
- создать модификации, описывающие различные плотности/технологии монтажа данного корпуса в соответствии со стандартами IPC-7351/ГОСТ Р МЭК 61188. В процессе проектирования можно изменять плотность монтажа без замены ПМ компонента.

### Поддержка SPICE- и HDL-моделей компонентов РЭА

- Возможность определить произвольный набор параметров шаблона модели и задавать значения по умолчанию
- Конкретные значения параметров могут задаваться на схеме

### Библиотека компонентов Delta ЭКБ

- Совместима с Delta Design 2.7 и выше
- В соответствии с требованиями ГОСТа
- Компоненты, разрешенные к применению (входящие в Перечень ЭКБ 01-22-2018)
- 3D-модели компонентов и посадочных мест
- Регулярно обновляется, доступна для скачивания на сайте ЭРЕМЕКС







### Иерархические схемы

Delta Design позволяет создавать многолистовые многоуровневые схемы с произвольным уровнем вложенности блоков. Это облегчает работу со сложными схемами, позволяя представлять схемы функционально законченных узлов в виде компонента верхнего уровня.

### В соответствии с ГОСТами

Схемотехнический редактор гарантирует выполнение основных стандартов построения схемы: соблюдение минимальных расстояний между объектами (УГО, линиями электрической связи, рамкой документа), корректность проведения линий электрической связи и установки обозначений внутри и в межлистовых переходах. Созданная схема соответствует требованиям ГОСТов (при условии использования корректных УГО).

### Поиск компонентов

Многофункциональный механизм поиска позволяет быстро отобрать нужные компоненты даже из очень большой базы. Система поддерживает сложные поисковые запросы, которые можно сохранять и модифицировать для повторного использования. Быстрый доступ к отображенным компонентам осуществляется через оперативное меню «Корзина деталей».

### Проверка схемы

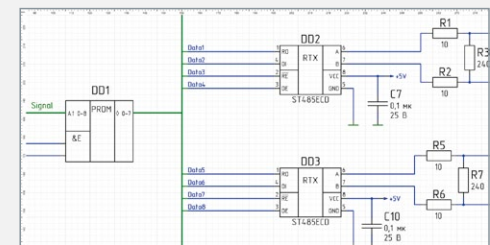
Проверка схемы позволяет выявить наличие закорачиваний, незавершенных цепей (подключенных только к одному выводу), проконтролировать корректность соединения выводов различного типа и другие параметры. Система позволяет установить статус нарушения: «Ошибка» или «Предупреждение», а также исключать параметры из списка проверки.

### Встроенная библиотека SPICE-компонентов и моделирование в SimOne

Работа электрической схемы может быть промоделирована с помощью SimOne – все инструменты доступны внутри единой программной оболочки. Встроенная spice-библиотека содержит модели абстрактных (источники тока и напряжения, ключи и т.д.) и типовых компонентов (резисторы, диоды, транзисторы и т.д.), с помощью которых можно дополнить построенную схему.

### Компоненты

- Несколько источников размещения компонентов (библиотека, поиск/отбор, оперативное меню)
- Размещение двухвыводных компонентов в разрыв цепи с сохранением электрической связи и созданием новой цепи
- Совмещение выводов двух компонентов. Если выходы компонентов совмещены при размещении, то между ними автоматически создаются новые цепи





## Линии электрической связи

- Строятся автоматически и соответствуют требованиям ГОСТов
- При перемещении или повороте УГО компонента линии электрической связи перестраиваются автоматически
- Автоматически контролируется уникальное именование цепей в соответствии с задаваемыми шаблонами
- Цепь может получать имя по наименованию вывода (или порта), к которому она подключена, либо сама задавать наименование портов (выводов), что позволяет оперативно оформить таблицы подключений (разъемы)

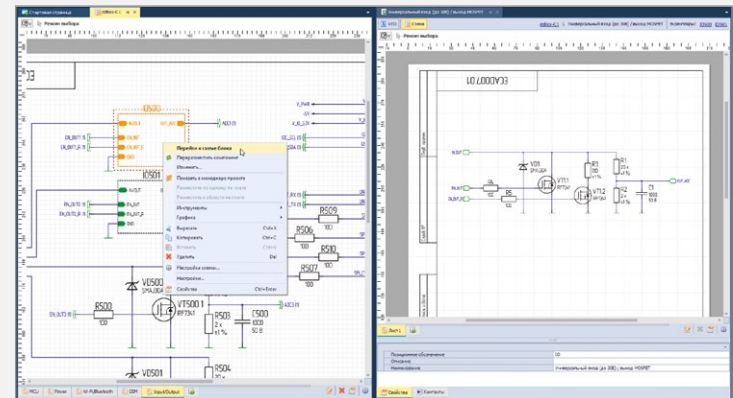
## Шины

- Могут подключаться прямо к компоненту либо формироваться группой цепей
- Шину можно сформировать как из существующих цепей, так и создать новые цепи сразу «внутри» шины
- Доступно автоматическое подключение цепей к шине и настройка параметров подключения

## Встроенные блоки

Встроенный блок – устройство или функциональная группа, не имеющая самостоятельной принципиальной схемы.

- Создание схемы блока внутри выделенной пунктирной области средствами схемотехнического редактора
- Размещение блока в других частях основной схемы в виде УГО
- Возможность редактирования схемы внутри блока
- Автоматическая поддержка линий электрической связи
- Полная ссылочная целостность в пределах электрической схемы



## Набор инструментов для работы со схемой в целом

- Перенумерация компонентов в соответствии с требованиями ГОСТов
- Назначение единого стиля (набора отображаемых данных) для группы компонентов
- Массовое обновление компонентов в соответствии с изменениями в библиотеке ЭРИ
- Копирование и вырезание/вставка частей схемы с корректным именованием новых цепей и компонентов
- Поиск, группировка и фильтрация «похожих» объектов на схеме
- Редактирование УГО прямо на схеме
- Назначение атрибутов цепей

# Система управления правилами DRM

Система управления правилами и технологическими ограничениями обеспечивает полный контроль над параметрами проекта на любом этапе сквозного маршрута проектирования



## Шаблоны правил

Комплект поставки включает в себя шаблоны правил, задающих технологические ограничения в соответствии с классами точности, установленными ГОСТ Р 53429. На любом этапе создания проекта в него можно загрузить необходимый шаблон правил. Разработчик может создавать собственные шаблоны правил и обмениваться ими с другими пользователями.

## От простого к сложному

Правила задаются с нужной детализацией в зависимости от сложности проекта. На первом уровне пользователь видит и может задать правила для проекта в целом. На следующих уровнях можно эти правила дополнять детальными ограничениями вплоть до правил для отдельных топологических объектов, находящихся в заданных регионах платы. Каждый из уровней представляет собой отдельную таблицу с едиными принципами ведения данных, что повышает продуктивность разработчика в целом.

Правила		Все слои	Top	Internal	Signal 1
Правила зазоров по слоям					
Отв. к Отв.		0,5	0,5	0,5	0,5
Отв. к краю		0,5	0,5	0,5	0,5
Медь к краю		0,5	0,5	0,5	0,5
Зазоры цепей к другим					

Слои и регионы		Трек к:	СКП к:				
Слои и регионы	Треку	СКП	ПО	ПКП	Заливке	Отв.	СКП
NET0001							
Все слои	0,03	0,03	0,03	0,03	0,03	0,03	0,03
Top	0,03	0,03	0,03	0,03	0,03	0,03	0,03
Internal	0,03	0,03	0,03	0,03	0,03	0,03	0,03
Signal 1	0,03	0,03	0,03	0,03	0,03	0,03	0,03
Signal 2	0,03	0,03	0,03	0,03	0,03	0,03	0,03
Signal 4	0,03	0,03	0,03	0,03	0,03	0,03	0,03
Bottom	0,03	0,03	0,03	0,03	0,03	0,03	0,03

## Сокращаем работу по вводу данных

Ведение правил осуществляется с использованием принципа наследования заданных параметров по иерархии цепей, слоев и регионов на плате, что позволяет удобно и в то же время дифференцированно задавать правила и технологические ограничения. Например, заданное значение для класса цепей действует для всех цепей этого класса. Для ускорения работы программа позволяет создать шаблоны правил для их повторного использования в других проектах.

## Тонкая настройка правил для регионов платы

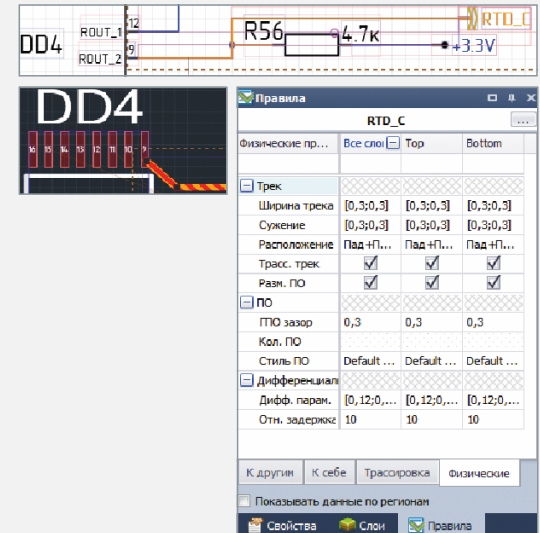
Разработчик может определить регионы на плате, в которых изменяются значения правил. В регионах можно переопределять правила как в целом, так и индивидуально для каждой цепи. Задавать такие регионы можно не только на плате, но и в описании посадочного места для сложных компонентов. В последнем случае для регионов можно ввести различные правила в зависимости от плотности монтажа. После размещения компонента на плате, границы регионов, заданные в посадочных местах, и соответствующие правила можно уточнять.

## Показываем ограничения «по месту»

Система отображает значения правил на любом уровне детализации, что экономит время разработчика при анализе платы. Редактор правил позволяет увидеть как полную иерархию правил, так и правила, действующие для конкретного объекта на плате.

## Просмотр и управление правилами в редакторах схемы и платы

При работе в этих редакторах достаточно выделить цепь, и в отдельной панели правил станут видны ограничения для этой цепи. При выделении двух цепей отображаются правила по зазорам между ними. Панель «Правила» позволяет сразу редактировать параметры правил для выделенной цепи или перейти в редактор правил с автоматическим позиционированием на параметры правил выделенной цепи.



## Тонкая настройка правил для зазоров между цепями

При настройке допустимых зазоров между цепями разработчик может управлять значениями не только для цепи в целом, но и отдельно для проводников, контактных площадок, переходных отверстий и т.п.

- Плата целиком
- Зазоры
  - Слои
  - Наборы
  - Цели к самим себе
  - Цели к другим цепям
  - Цель-Цель
- Физические
  - Наборы
  - Цели
- Трассировка
- Применимость правил

Использовать параметры для проверки в редакторе платы

	Отв.	Трек	ПКП	СКП	ПО	Заливка
Заливка	При разводке	При разводке	При разводке	При разводке	При разводке	Выкл
ПО	При разводке	При разводке	При разводке	При разводке	При разводке	
СКП	При разводке	При разводке	При разводке	При разводке		
ПКП	При разводке	При разводке	В проверке			
Трек	При разводке	При разводке				
Отв.	При разводке					

# Система аналогового моделирования SimOne

Высокоэффективное аналоговое моделирование электронных устройств

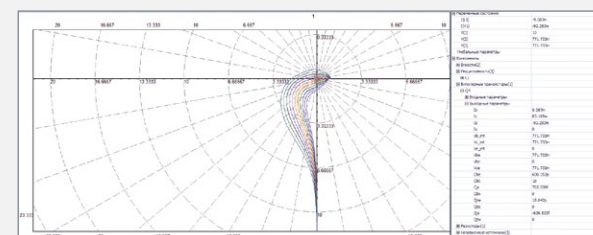
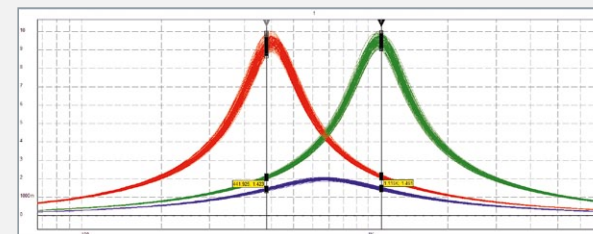
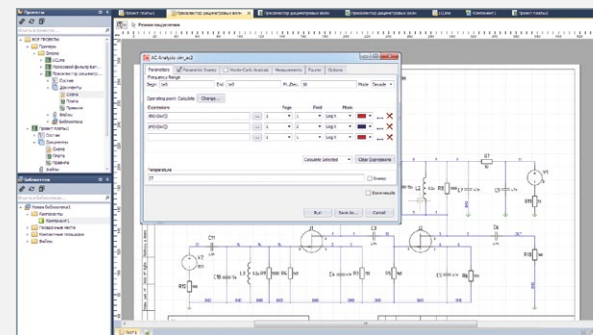


## Особенности

- Полная интеграция в среду проектирования Delta Design
- Многоядерность и параллельное моделирование  
Эффективная поддержка многоядерной архитектуры процессора в SimOne позволяет значительно ускорить моделирование схемы
- Анализ устойчивости схемы  
Уникальный вид анализа, реализованный только в SimOne
- Совместимость с популярными системами схемотехнического моделирования  
Поддержка различных форматов представления схем: SPICE3, PSPICE, LTSPICE, HSPICE
- Библиотека моделей электронных компонентов  
Содержит более 40 тыс. готовых моделей электронных компонентов, включая около 500 моделей отечественных производителей
- Инструменты  
«Щуп», «Метка измерения», возможность тонкой подстройки параметров («Тюнер»)
- Просмотр текущих значений и вывод их в текстовое окно

## Виды анализа

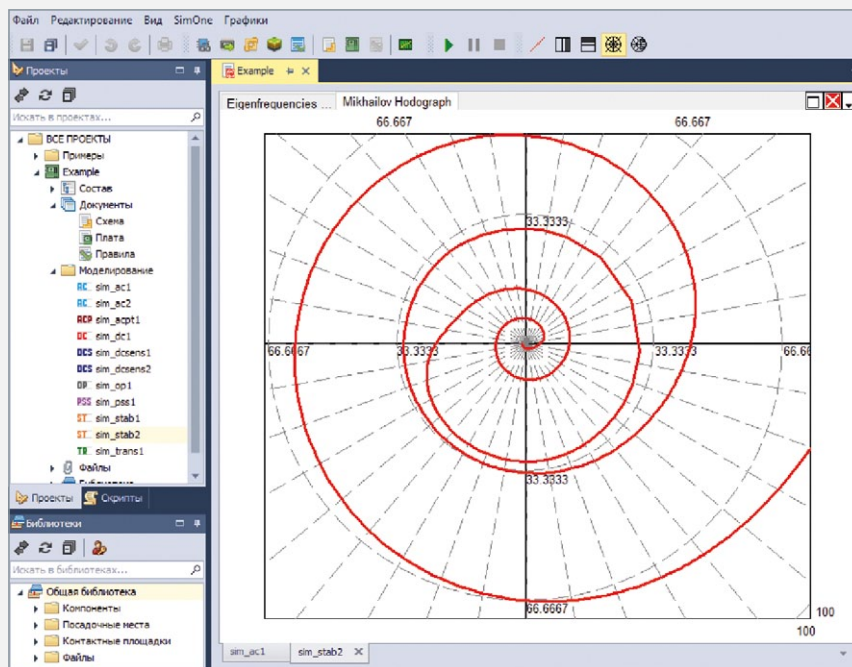
- Расчет рабочей точки схем (Operating point)
- Расчет статических характеристик схемы (DC Sweep)
- Расчет чувствительности схемы по постоянному току (DC Sensitivity)
- Расчет гармонического режима схемы (AC Point)
- Расчет частотных характеристик (AC Sweep)
- Расчет переходных процессов (Transient)
- Расчет периодических режимов (PSS Analysis)
- Расчет устойчивости (Stability Analysis)
- Температурный анализ схемы (.Temp)
- Параметрический анализ (.Param)
- Анализ чувствительности схемы (Measurements Sensitivity)
- Параметрическая оптимизация схемы (Optimizer)
- Статистический анализ схемы (Monte Carlo/Worst Case)



Примеры результатов анализа методами Монте-Карло

## Анализ устойчивости схемы – Stability analysis

Уже на этапе выбора рабочей точки схемы разработчик имеет возможность определить ее работоспособность. Пользователю предлагаются два независимых способа: на основе расчета собственных частот схемы и на основе критерия Михайлова. Результат анализа – вывод об устойчивости схемы, построение годографа Михайлова, вывод таблицы собственных частот схемы. Пользователь также имеет возможность построить график годографа Михайлова в заданном произвольном диапазоне и принять решение об устойчивости схемы самостоятельно.



## Оригинальные вычислительные технологии

- Оригинальные алгоритмы декомпозиции матриц
- Модификация стандартного алгоритма SPICE SPARSE 1.3
- Модификации перспективных BBDF- и KLU-алгоритмов
- Алгоритмы ускоренной работы с разложенными матрицами
- Применение технологий параллельных вычислений при декомпозиции матрицы

## Автоматизированный синтез устройств обработки сигналов

**Конструктор фильтров** предназначен для автоматизированного синтеза фильтровых схем в различных элементных базисах:

- LC-базисе;
- ARC-базисе;
- ARLC-базисе.

## Предусмотрена реализация следующих типов фильтров:

- фильтров нижних частот;
- фильтров верхних частот;
- полосовых фильтров;
- режекторных фильтров.



# Система цифрового моделирования Simtera

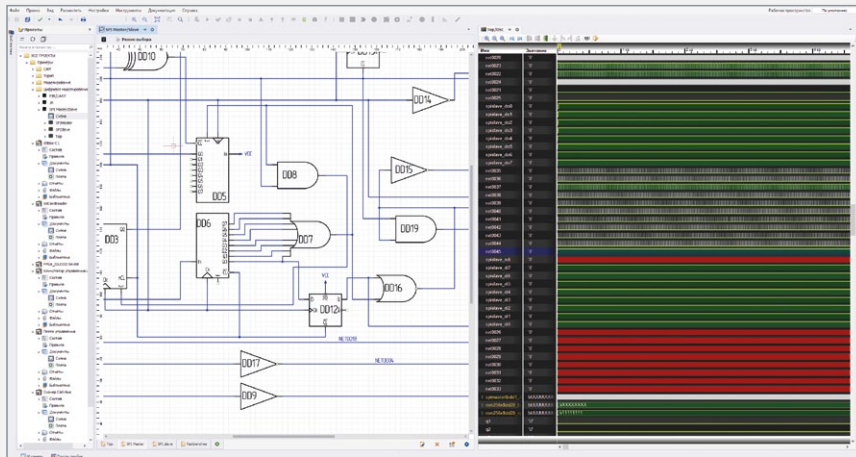
Одновременная отладка моделей электронной аппаратуры со встраиваемым программным обеспечением в рамках единой интегрированной системы моделирования



Система цифрового моделирования является полностью интегрированным модулем системы, что позволяет решать несколько типов задач. Для разработчиков схемотехники обеспечивается решение задачи цифрового моделирования. Для разработчиков программируемых логических интегральных схем, больших и сверхбольших интегральных схем модуль позволяет проектировать, верифицировать, моделировать, а также проводить «кремниевую компиляцию» (синтез) проектов, описанных на языках описания аппаратуры. В системе поддерживается синтез проектов для конфигурирования устройств таких вендоров как Intel, Xilinx, МИЛАНДР.

## Delta Design Simtera. Схемотехника и цифровое моделирование

Delta Design Simtera расширяет функционал стандартных инструментов разработки Delta Design, дополняя их цифровым моделированием. При этом уже разработанные схемотехнические решения не нужно переделывать, требуется лишь дополнить библиотеку цифровыми моделями. Для создания своей или доработки существующей библиотеки в компонентах радиодеталей присутствует вкладка «HDL-модель», в которой производится описание логики работы компонента с точки зрения ее цифровой части. Описание происходит на широко распространенных высокоуровневых языках, использующихся в мире радиоэлектроники: это C-подобный Verilog (SystemVerilog) или Ada-подобный (VHDL) на выбор.

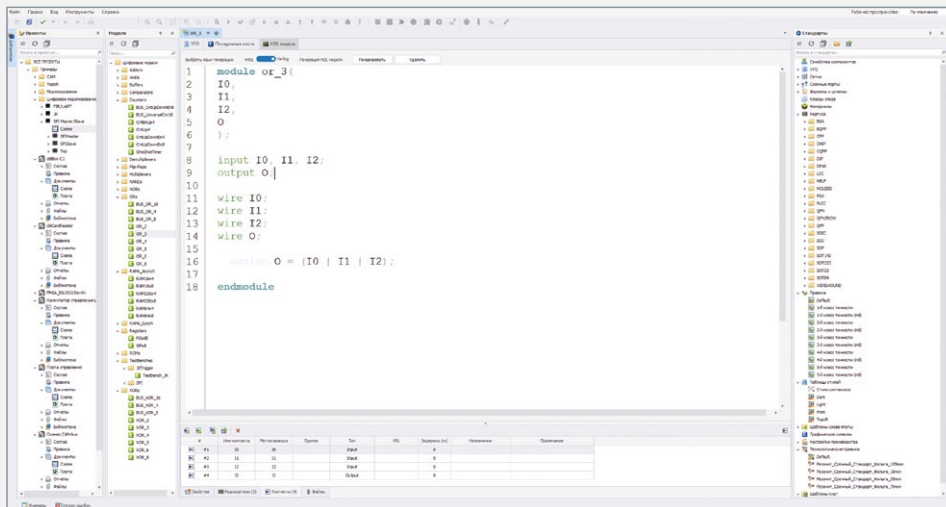
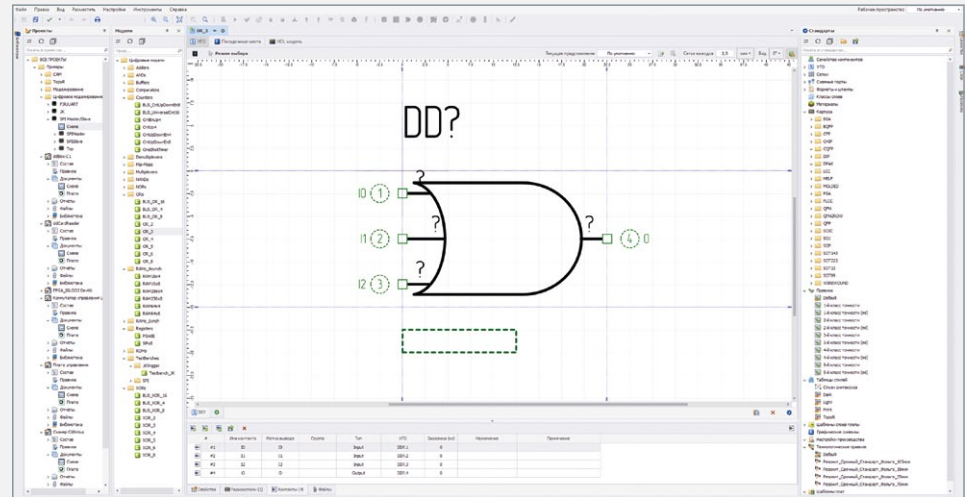


## Преимущества использования функционала цифрового моделирования:

- Снижение рисков возникновения ошибок проектирования
- Уменьшение времени вывода продукта на рынок
- Анализ работы цифровых частей разрабатываемых схем
- Наличие всех видов анализа схемы при разработке в одном программном пакете (и аналоговое, и цифровое моделирование)
- Оперативность доступа к результатам проектирования
- Моделирование запускается нажатием одной кнопки
- Перспектива использования смешанного аналого-цифрового моделирования
- Возможность создать прошивку для программируемой логической интегральной схемы в качестве натурального испытания на отладочной плате

Цифровое моделирование в схемотехническом виде – это интуитивно понятный инструмент, использующий все стандартные инструменты схемотехнического проектирования, а быстрый запуск моделирования позволяет в интерактивном режиме посмотреть и верифицировать работу разрабатываемого изделия. Для запуска моделирования существующих или вновь проектируемых устройств необходимо лишь иметь цифровую модель компонентов.

По изготовленному разработчиком условно-графическому обозначению и информации о контактах можно сгенерировать шаблон цифровой модели. После генерации шаблона необходимо описать функционал – здесь на помощь может прийти интерактивная система автоподсказок.



Преимуществом цифровых моделей и их описания в виде Verilog/VHDL кода является то, что их можно усложнять, вкладывая в создаваемый компонент более простые модули и соединяя их между собой. Тем самым любое сколько угодно сложное устройство, в частности, процессор, может быть описан и верифицирован, причем довольно быстро. Используя Delta Design Simtera, вы используете данные преимущества, при том, что в систему непрерывно добавляется поддержка языков их самых последний стандартов.

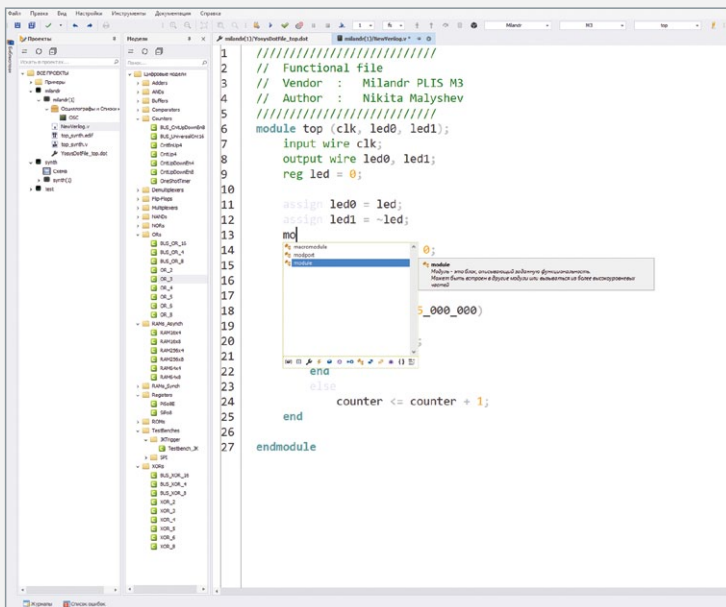


# Delta Design Simtera. Проектирование ПЛИС и СБИС

Проектирование конфигурации работы прошивки ПЛИС (программируемых логических интегральных схем), а также разработка СБИС (больших и сверхбольших интегральных схем) являются довольно сложными задачами. В виду того, что такие проекты уже как правило можно эквивалентно представить как схему, состоящей из миллионов компонентов - здесь проектированием конфигурации только в схемотехническом виде, к сожалению, не обойтись и требуются продвинутые инструменты помощи разработчику. Для целей конфигурации и проектирования отлично подходят уже упомянутые выше HDL-языки и «кремниевые компиляторы» (синтезаторы), переводящие HDL-проект в netlist, список соединений, узлами которого могут быть логические элементы, элементы библиотеки или ячейки программируемой логической интегральной схемы выбранного вендора: Intel, Xilinx, МИЛАНДР.

## Разработка и ведение проекта высокоуровневого описания ПЛИС и СБИС

Вести разработку можно в схемотехническом виде, но общепринятым является проектирование на HDL-языках. Здесь очень важным является процесс взаимодействия системы и разработчика. Современный разработчик привык к интерактивным системам, дающим информацию по ошибкам, узким местам разрабатываемого кода, а также показывает их, желательно наличие подсказок и рекомендаций. В Delta Design Simtera реализованы визуальные и интерактивные инструменты. Визуальные – настройка синтаксиса, ключевых слов, интерактивные инструменты – автоподсказки, автодополнения кода, система распознавания лексических, синтаксических и смысловых (семантических) ошибок кода.



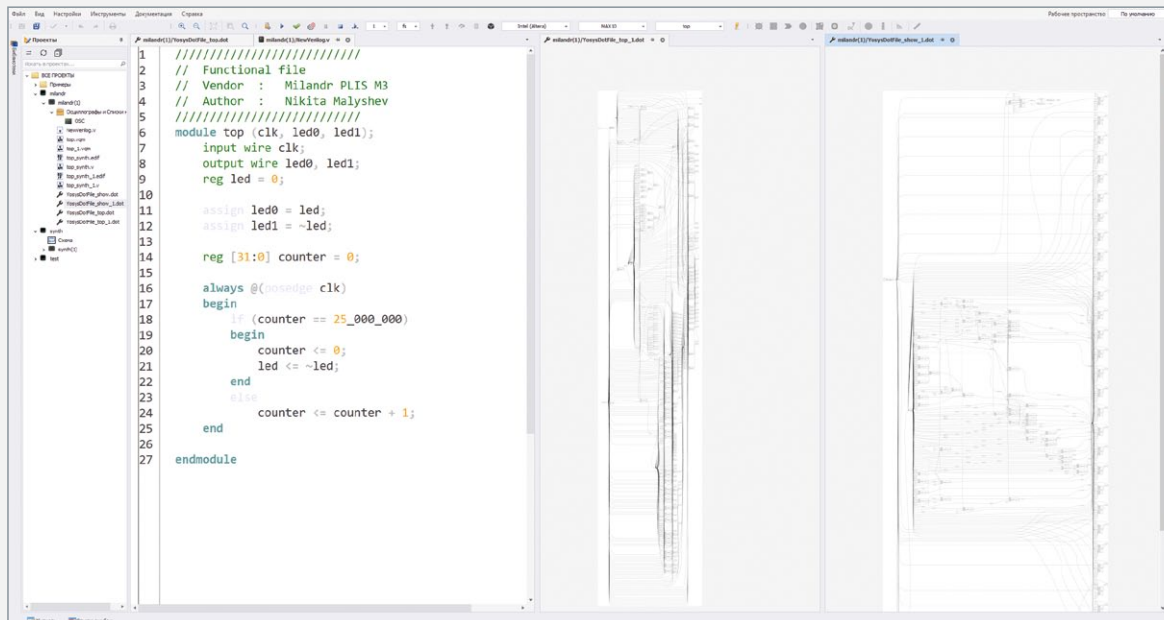
## Верификация и поведенческое моделирование HDL-проекта:

- Полная поддержка VHDL. Поддержка «золотого стандарта» документирования и разработки электроники
- Современные средства помощи в редактировании кода. Подсветка синтаксиса языка, удобный поиск
- Поддержка Verilog, SystemVerilog
- Поддержка отладки по точкам остановки. Отладочная остановка моделирования для пошагового выполнения кода позволяет точнее определить и пристальнее изучить источник проблем. Точками останова можно управлять
- Остановка по времени моделирования. Электронное устройство моделируется до тех пор, пока внутренние часы не достигнут заданного значения. После этого разработчик может просмотреть состояние внутренних регистров каждого микроконтроллера в моделируемом устройстве, выяснить, в каком месте встроенной программы каждый из них находится, посмотреть состояние сигналов в конкретных цепях и т.п.

- Предоставление отладочной информации. Контроль изменения сигналов параллельно с отладкой модели возможно осуществлять в отдельном окне виртуального осциллографа. Во время отладки доступен как просмотр стека вызовов, так и просмотр значений локальных переменных
- Непрерывность симуляции. Моделирование может быть в любой момент приостановлено для проведения анализа данных, а затем продолжено
- Моделирование аппаратных средств совместно со встраиваемым программным обеспечением. Модель устройства может быть промоделирована совместно с программной прошивкой этого же устройства. При моделировании обеспечивается единый стек, работа точек останова в прошивке и модели устройства, единый показ значений сигналов и переменных программы прошивки.

## Синтез HDL-проекта в базис библиотечных компонентов программируемой логической интегральной схемы или сверхбольшей интегральной схемы

В Delta Design Simtera предусмотрена возможность синтеза за счет своих средств поведенческого синтеза, а также с использованием популярного решения с открытым исходным кодом. Выгрузка результатов возможна в форматах Verilog, EDIF, VQM. Результаты выполнения каждого из этапов синтеза доступны в графическом виде. На текущий момент поддерживаются устройства Intel – MAX10, Arria 10 GX, Cyclone 10, Cyclone V, Cyclone IV, Cyclone IV E, Xilinx, устройства 7-ых серий, а также Миландр ПЛИС МЗ.





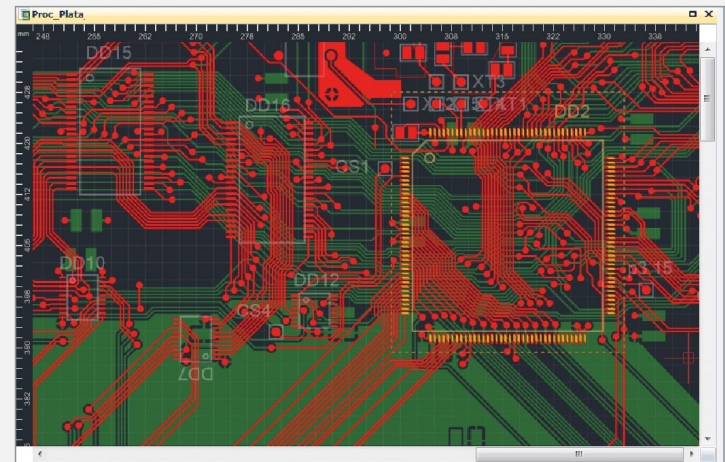
Обновленный редактор печатных плат включает два режима трассировки. В режиме классической трассировки (RightPCB) доступен базовый набор инструментов проектирования печатных плат. В случае необходимости применения расширенного набора инструментов или автотрассировки, осуществляется переключение в режим топологической трассировки TopoR.

### Разработка конструкции платы

- Конструирование контура платы любой сложности
- Возможность загрузки контура платы из машиностроительных САПР
- Описание физических слоев платы
- Ведение стилей переходных отверстий
- Создание пользовательских документационных слоев
- Определение зон запретов размещения и трассировки

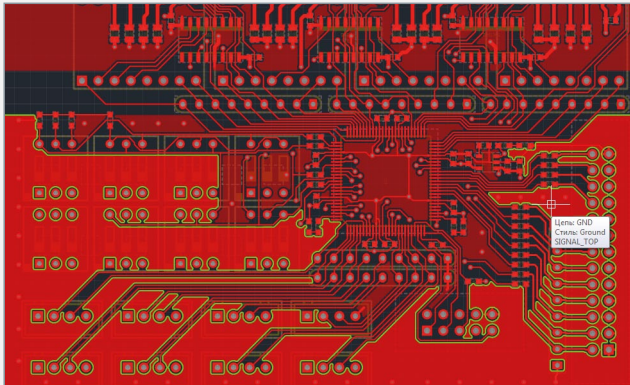
### Интерактивная, полуавтоматическая и автоматическая расстановка компонентов на плате

- Установка корпусов вплотную (с минимальными зазорами)
- Выравнивание и распределение по плате с заданным шагом
- Групповое размещение компонентов на плату
- Автоматическое размещение компонентов на плате в режиме топологической трассировки TopoR



### Быстрая и удобная проверка правил для выделенных объектов с возможностью их исправления

- Отображение всех ограничений для выделенного объекта с возможностью их правки
- Просмотр назначенных и реальных зазоров между двумя выбранными объектами в онлайн-режиме
- Удобное отображение нарушений конкретных зазоров
- Возможность перехода в редактор правил для корректировки с точным позиционированием

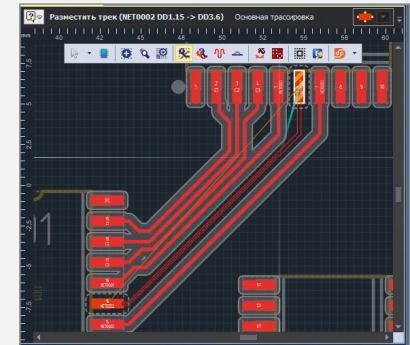


## Создание областей металлизации

- Стили заливок позволяют создавать различные наборы параметров областей металлизации (термобарьеры, отступы, штриховка) и сохранять их для многократного использования в дальнейшем
- Отдельные настройки термобарьеров для сквозных и планарных контактных площадок
- Очередность формирования пересекающихся областей металлизации контролируется с помощью приоритетов (от 0 до 100)

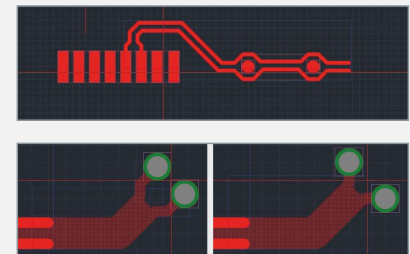
## Трассировка одиночных проводников

- Автоматический поиск кратчайшего пути с учетом всех ограничений
- Полуавтоматическая прокладка печатных проводников на плате (45° и 90°)
- Режимы трассировки:
  - без контроля нарушений
  - интерактивный режим (огибание/расталкивание препятствий)
  - интерактивный режим (прижимание к соседним объектам)
  - режим эскиза (задание направления обхода препятствий)
- Подключение трека к контактной площадке в произвольной точке контура площадки с контролем «острых» углов и заданной величины зазора
- «Натяжение» трека по окончании трассировки
- Отображение зон запрета



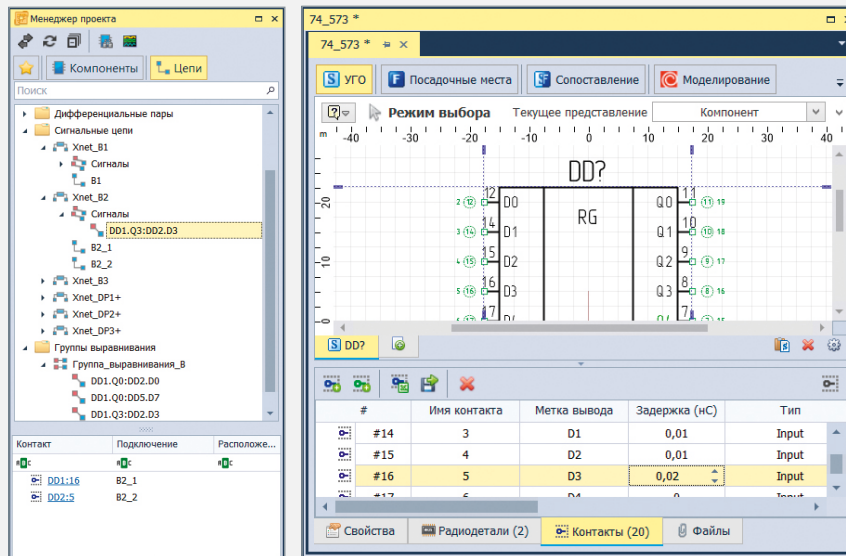
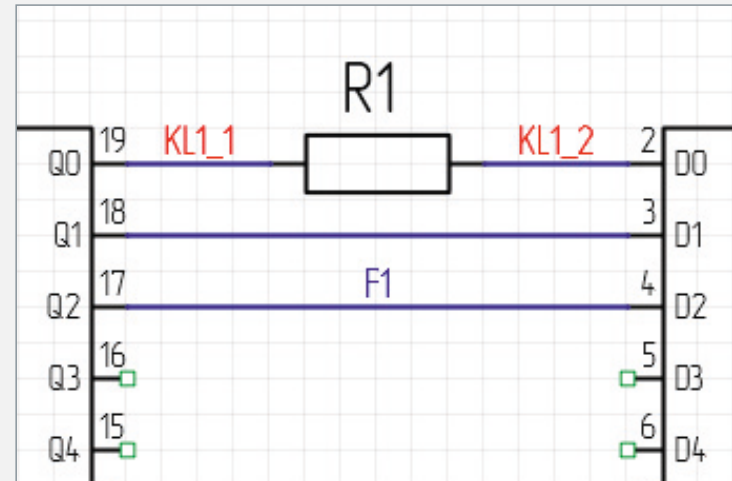
## Трассировка дифференциальных пар

- Автоматическое формирование симметричных участков проводников вблизи начальных и конечных контактных площадок
- Шаблоны размещения межслойных переходов с компактным размещением вдоль или поперек текущего направления проводников



## Элементы системы, применяемые для разработки высокоскоростных (High-Speed) плат

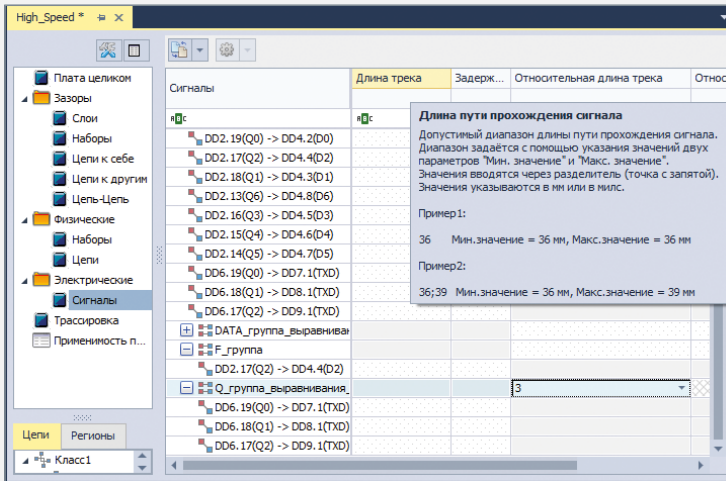
- Сигнал (пин-пара, англ. Pin-Pair) – пара контактов, принадлежащих двум различным компонентам. Один из контактов обозначает источник сигнала, а другой – приемник
- Пример обозначения сигнала: DD2.17(Q0) → DD4.7(D0)
- Сигнальная цепь (расширенная цепь, англ. Xnet) – группа цепей, предназначенная для передачи одного сигнала
- Группа выравнивания – группа сигналов, на которые накладываются одинаковые требования по времени распространения сигнала от источника сигнала до его приемника



## Редактор правил, раздел «Электрические»

- Возможность наложения ограничений как в единицах длины (мм, милс), так и с помощью временных интервалов (псек)
- Работа с отдельными сигналами: указание допустимого диапазона временных ограничений с заданным допуском на выбранные сигналы
- Работа с группами сигналов: два способа выравнивания сигналов в группе – каждый с каждым, или сравнение с выбранным эталонным сигналом





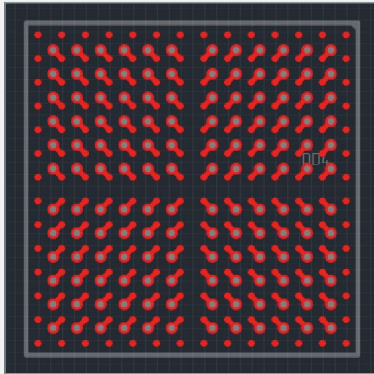
## Этапы работы над High-Speed проектами

- Задание задержки сигнала на контактах компонентов в процессе заполнения их табличного представления в библиотеке
- Проектирование высокоскоростной схемы устройства в редакторе схеме. Создание «Расширенных цепей», «Сигналов» и «Групп выравнивания» в «Менеджере проекта»

## Редактор платы

- Трассировка сигналов с контролем длины треков на печатной плате
- Специализированный индикатор «градусник» в онлайн-режиме формирует три зоны (меньше допустимой длины, допустимый интервал, превышение допустимой длины). При трассировке проводника или построении меандра, относящегося к выбранному сигналу, в режиме реального времени формируется специальный указатель длины сигнала
- Выравнивание дифференциальных проводников осуществляется внутри дифференциальной пары, также возможно и выравнивание с помощью общего группового механизма





## Создание фанатов

- Выбор посадочных мест из рабочего окна проекта или настройкой фильтров
- Автоматическая расстановка и подключение переходных отверстий к выводам SMD-компонентов (BGA, QFP, QFN, SOIC и т.д.)
- Параметры размещения фанатов:
  - направление выхода
  - максимальное удаление переходного отверстия от контактной площадки
  - переопределение ширины трека
  - выбор стиля переходного отверстия

## Навигация по плате

- В панели «Менеджер проекта» одновременно отображаются два списка: «Схема» и «Плата»
- Реализован быстрый переход из «Менеджера проекта» к объекту (компоненту/цепи) на плате и обратно
- Вкладка «Цепи» содержит сгруппированные цепи проекта и позволяет осуществлять навигацию к выбранной цепи как на плату, так и на схему
- Реализован функционал поиска, группировки и фильтрации «похожих» объектов на плате

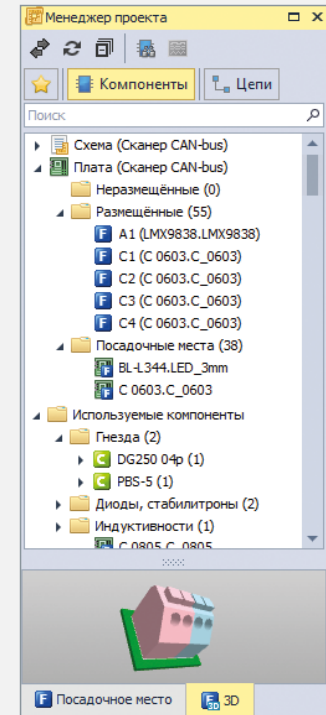
## Групповое размещение компонентов

Групповое (массовое) размещение для быстрого расположения большого количества предварительно выбранных компонентов в указанной прямоугольной области. Для выбора и размещения компонентов на плате могут быть использованы панели: «Менеджер проекта», «Поиск объектов». Также размещение возможно из окна схемотехнического редактора.

## Поиск и замена компонентов в проекте

Универсальная панель «Поиск объектов» позволяет осуществлять поиск, отображение, размещение компонентов в документах текущего проекта.

- Группировка, поиск и фильтрация
- Навигация от выбранных радиодеталей к их расположению на схеме/плате
- Замена выбранных радиодеталей
- Отображение статуса (размещено/неразмещено) компонентов





# Инструменты создания проектов гибко-жестких печатных плат\*

## Панель Стандарты

- Расширенный набор материалов для конструктивных элементов печатной платы
- Новые конструктивные элементы: Покровная плёнка, Фольга+Основа, Основа+Фольга, Основа (диэлектрик), Основа(металл)
- Признак гибкости конструктивного элемента

## Редактор слоев

- Табличное представление набора слоев
- Возможность задания специализированных типов наборов слоёв («стекапов») для описания жесткой и гибкой частей платы
- DRC-проверки расположения конструктивных элементов платы жёсткой и гибкой частей

## Правила

- Возможность задавать правила на каждый отдельный «стекап»
- Контроль за трассировкой и размещением объектов в зонах перехода гибкая-жесткая часть
- Контроль за трассировкой и расположением треков в области изгиба
- Контроль границы платы

## Создание производственных файлов

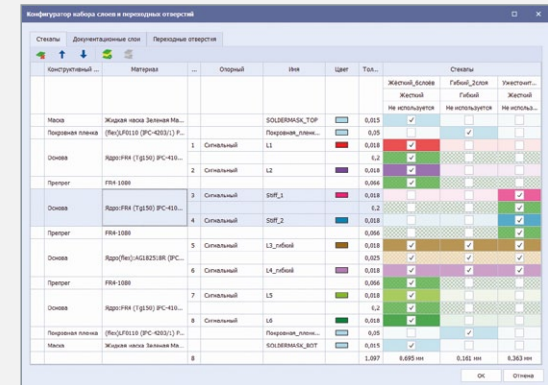
- Создание отдельных файлов для границ гибкой и жесткой части платы
- Создание отдельных файлов для формирования вырезов в покрывной пленке
- Формирование вырезов в покрывной плёнке
- Расширение функционала формирования слоя маски и пасты для гибкой части

## Панель слои

- Отдельный слой «Покрывной пленки»

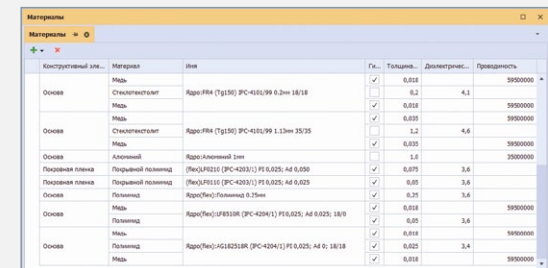
## 3D-визуализация

- Отображение 2-х фаз гибко-жесткой конструкции: до и после изгиба



## Новые инструменты создания объектов ГЖПП

- Специализированный инструмент границы платы
- Инструмент задания области и угла изгиба



\* - Функционал доступен в Delta Design Professional

# Редактор печатных плат. Режим топологической трассировки TopoR

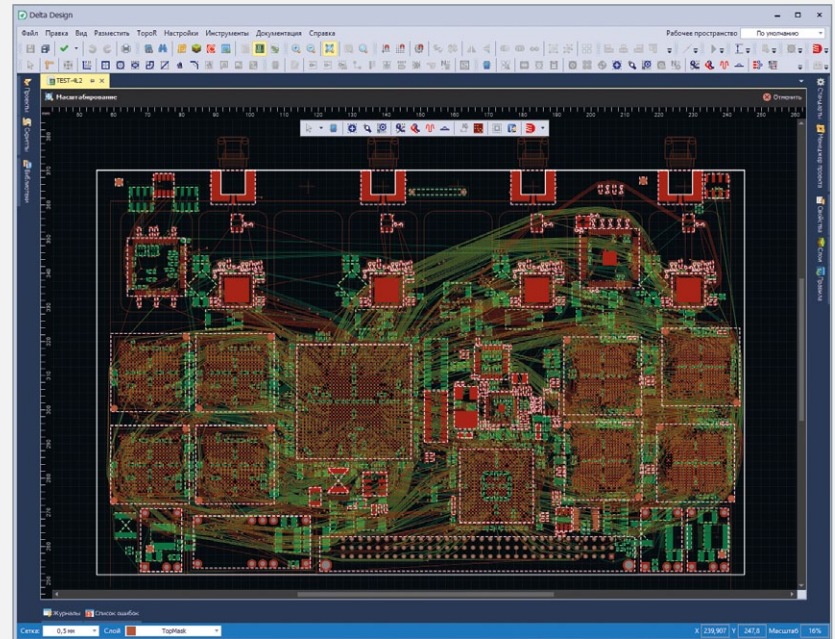
Уникальные инструменты для ручного и полуавтоматического редактирования топологии, автоматического размещения компонентов.  
Высокопроизводительная автоматическая трассировка печатных плат



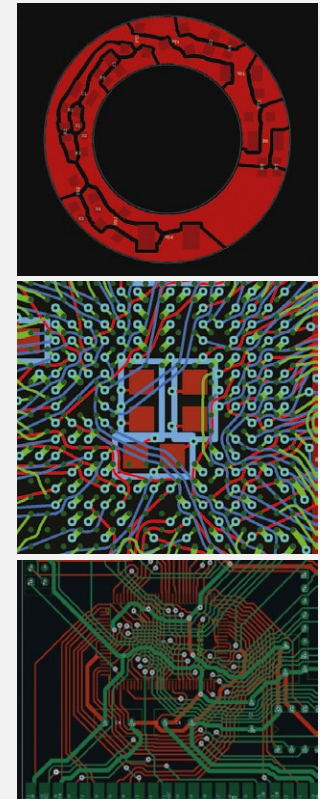
Топологический трассировщик TopoR полностью интегрирован в редактор печатных плат Delta Design, начиная с версии 3.0. Использование инструментов TopoR позволяет снижать производственные издержки и сокращать сроки проектирования.

## Отличительные свойства TopoR

- Высокие скорость и качество трассировки
- Отсутствие преимущественных направлений трассировки в слоях, что существенно снижает уровень параллельности трасс и уменьшает уровень перекрестных электромагнитных помех
- Достижение наилучших показателей электромагнитной совместимости
- Возможность выбора варианта для формы проводников:
  - дуги и касательные к ним
  - прямолинейные сегменты под произвольным углом
  - прямолинейные сегменты под углами, кратными 45°
- Редактор правил, в котором задаются основные конструктивно-технологические ограничения (ширина проводника, зазоры между проводниками, форма контактных площадок и т.д.). В отличие от большинства других систем имеется возможность задания для каждой цепи не только минимально допустимого, но и желательного зазора
- Перемещение компонентов без нарушения целостности разводки с автоматическим проталкиванием проводников
- Автоматическая расстановка фанаутов (от англ. fanout) – переходных отверстий, соединенных с рядом стоящей планарной контактной площадкой – для BGA-компонентов, а также для контактов других компонентов, соединяемых со слоями «земли» и питания. При расстановке фанаутов для BGA-компонентов учитываются и подключаются размещенные с противоположной стороны конденсаторы. Расстановка фанаутов осуществляется как для регулярных, так и для нерегулярных BGA, в том числе повернутых на произвольный угол



- Интерактивная и автоматическая гибкая топологическая трассировка соединений в произвольных направлениях (не только 90° и 45°)
- Оптимальная форма проводников вычисляется автоматически. Каждый проводник имеет кратчайшую длину и обгибает контактные площадки по дугам окружностей с необходимым зазором
- Параллельная оптимизация нескольких альтернативных вариантов топологии
- Система автоматически уменьшает ширину проводника, если он подходит к контакту, имеющему меньшую ширину (или диаметр контакта меньше ширины проводника), а также при проходе проводника через узкие места (например, между контактами компонента)
- Перемещение элементов на уже разведенной плате с сохранением целостности разводки и соблюдением заданных зазоров
- Абсолютный минимум (в рамках найденной топологии) числа межслойных переходов. Это, в частности, позволяет успешно разводить однослойные платы, при трассировке которых TороR находит либо однослойный вариант трассировки, либо вариант с минимальным числом перемычек
- Полигональная разводка. Преобразование всех проводников в полигоны и расширение их до максимально возможных размеров. Полигональная разводка полезна при проектировании силовых устройств
- Автоматический контроль конструктивно-технологических ограничений на этапе как автотрассировки, так и ручного редактирования топологии платы (online DRC)
- Эффективная автоматическая трассировка VGA-компонентов
- Возможность сохранять варианты автотрассировки печатной платы одного проекта



## Проектирование сложных и высокоскоростных плат

- Выравнивание задержек

TороR позволяет задавать ограничение задержки сигналов или групп сигналов, а также выравнивать задержку с заданной точностью в сигналах внутри группы и/или между группами. В отличие от многих других трассировщиков, где удлинение проводников производится вписыванием «серпантина» в прямоугольную область, ориентированную под углом, кратным 45°, TороR использует в качестве таких областей произвольно ориентированные трапеции. Это позволяет более эффективно использовать пространство печатной платы

- Дифференциальные пары

TороR поддерживает трассировку дифференциальных пар, а также правила для контроля равенства задержек в проводниках пары. Как и для одиночных проводников, для дифференциальной пары можно задавать ограничение задержки, а также правила выравнивания задержек как внутри группы, так и между группами

# 3D-визуализация печатной платы

Просмотр сборки печатной платы в трехмерном виде

3D

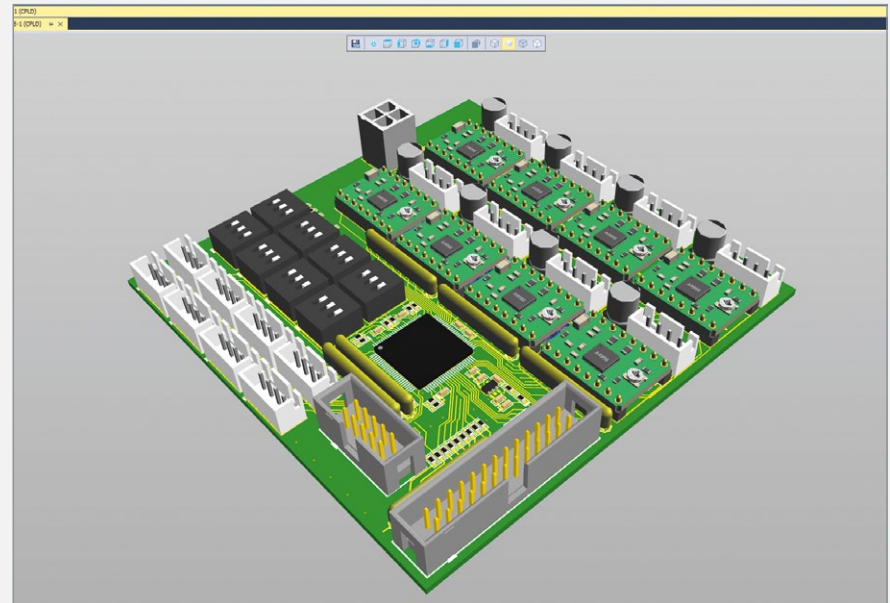
## Быстро и удобно

Система Delta Design дает возможность сделать работу над проектом печатной платы максимально эффективной благодаря удобному интерфейсу и тесной интеграции всех программных модулей.

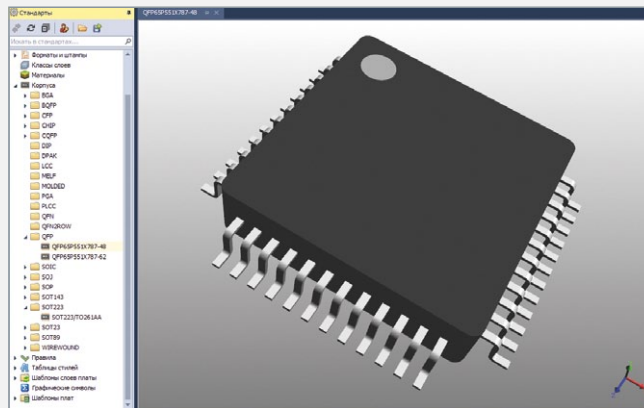
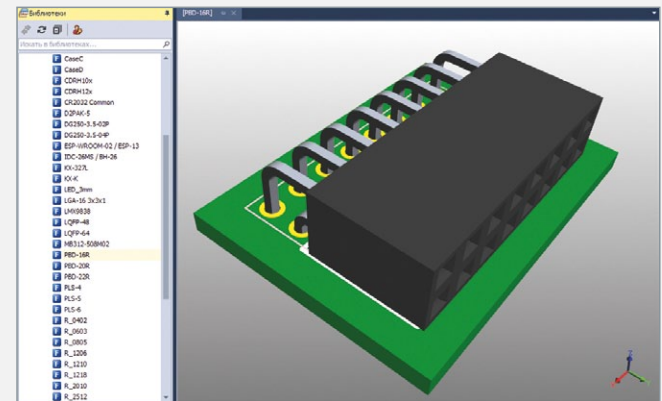
3D-визуализация позволяет не только получить реалистичную 3D-модель платы, но и отслеживать пересечения компонентов между собой, совместимость компонента с его посадочным местом, а также визуализировать корпуса радиоэлектронных устройств, заданные в стандартах.

## Ключевые возможности

- Интерактивное отображение платы с возможностью просмотра по слоям и управление видимостью компонентов
- При отсутствии у разработчика модели компонента создается его условно габаритная модель
- Объемная модель позволяет физически представить плату, оптимизировать ее компоновку до отправки на производство, тем самым сокращается время проектирования и вывода изделия на рынок
- Визуализация позволяет выполнить эскизное проектирование и объемное прототипирование на этапе разработки изделия
- Сохранение модели печатной платы в разных форматах:
  - в граничном представлении: C3D, STEP и IGES
  - в полигональном представлении: STL и VRML

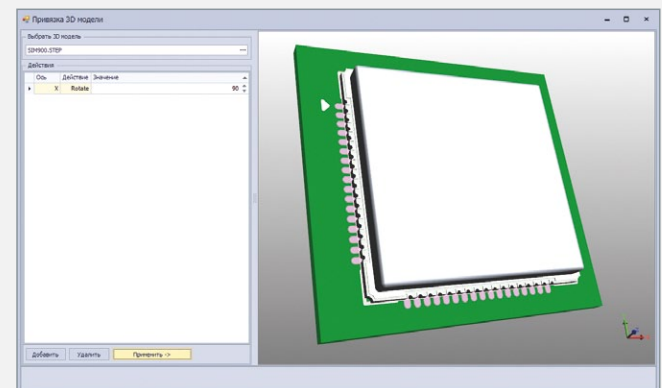


Визуализация посадочного места с установленной моделью корпуса компонента. Позволяет понять разработчику, насколько правильно им было создано посадочное место, оценить габариты и использовать подходящие для установки в корпус детали и компоненты. Если используется компонент со сквозными монтажными отверстиями, 3D-визуализатор отобразит их с выводами модели.



При работе с корпусами и указании типоразмеров можно наглядно посмотреть, насколько точно происходит указание их основных параметров, и быть уверенным в правильности созданного корпуса компонента. При изменении же типоразмеров мгновенно изменяется 3D-модель, тем самым можно создать корпус, удовлетворяющий требованиям разработчика, и получить его объемное представление. При нарушении размеров благодаря визуализации можно быстро идентифицировать и устранить ошибку.

Импорт и интерактивная привязка 3D-модели к посадочному месту возможна через набор простых операций: вращение, смещение, масштабирование по каждой оси. Привязка интуитивно понятна, проста и производится в несколько кликов.







### Импорт/экспорт данных

- Импорт (Gerber RS 274X, Drill, IPC-D-356A)
- Экспорт (Gerber, Drill)
- Автоматическое распознавание загружаемых данных

### Редактор слоев

- Назначение типа слоя
- Создание стека слоев
- Назначение цвета слоя

### Просмотр и навигация

- Панели: Слои, Апертуры, Анализ
- Настройка видимости загруженных слоев проекта
- Режимы отображения объектов: заполненный и контурный

### Анализ данных

- Формирование нетлиста по геометрии проводящего рисунка
- Формирование стеков контактных площадок
- Загрузка внешнего нетлиста (в формате IPC-D-356A)
- Сравнение сформированного и загруженного нетлистов
- Анализ электрической целостности проекта: показ разрывов, закороченных цепей, неподключенных контактных площадок
- Геометрическое сравнение слоев с заданной точностью
- Измерение расстояния между объектами

Редактор правил | Запуск DRC-проверок | Проект: "ddBox-C1.MF"

Проверка	Величина	Слой	Фильтр	Слой	Фильтр	Состояние	Время выполнения
▶ Трек-Трек	0.3	SIGNAL_TOP	10, 11, 12, ...		Не задан	0%	00:00
▶ Трек-КП	0.3	SIGNAL_BOT...	Не задан		Не задан	0%	00:00
◀ КП-КП	0.2	SIGNAL_TOP	Не задан		Не задан	100%	00:00
◀ Мин. ширина трека	0.1	SIGNAL_TOP,...	Не задан			100%	00:00
▶ Полигон-Трек	0.3	SIGNAL_TOP,...			Не задан	0%	00:00
▶ Полигон-КП	0.3	SIGNAL_BOT...			Не задан	0%	00:00
▶ Полигон-Полигон	0.3	SIGNAL_TOP,...				0%	00:00
▶ Отверстие-Трек	0.3	сквозной (не...	10, 11, 12, ...	SIGNA...	Не задан	0%	00:00
▶ Отверстие-Трек	0.3	сквозной (не...	Не задан	SOLD...	Не задан	0%	00:00
! Отверстие-КП	0.3	Не заданы	Не задан	Не за...	Не задан	0%	00:00
▶ Отверстие-Полигон	0.2	сквозной (не...	Не задан	SIGNA...		0%	00:00
▶ Отверстие-Отверстие	0.3	сквозной (не...	Не задан	сквоз...	Не задан	0%	00:00
◀ Мин. отверстие	0.3	сквозной (не...				100%	00:00
◀ Мин. гарантийный пояс	0.2	SIGNAL_TOP,...				100%	00:00
▶ Мин. зазор	0.1	SIGNAL_BOT...				0%	00:00

### Фильтрация объектов

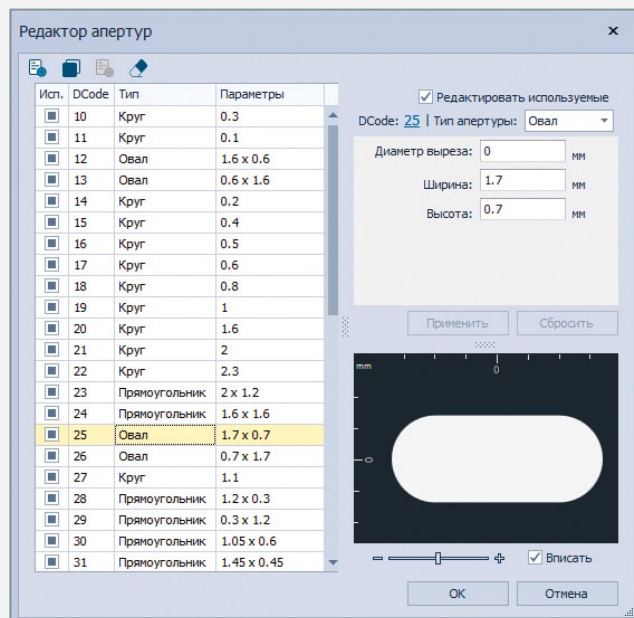
- Возможность настройки массового выбора по отдельным объектам проекта: апертура, линия, DRC-нарушение, полигон

### Редактирование данных

- Редактор апертур: редактирование текущих и создание новых апертур
- Редактор инструментов сверления: редактирование текущих и создание новых отверстий
- Перемещение и копирование объектов проекта

## DRC-анализ

- Многофункциональный редактор правил
- Широкий набор DRC-проверок позволяет осуществить проверки между всеми объектами проекта: «Трек к ...», «КП к ...», «Отв к ..», «Мин. ширина», «Мин. зазор», «Мин. гарантийный поясок» и др.
- Дополнительные настройки DRC-проверок с возможностью фильтрации проверяемых объектов по слоям и DCode объектов
- Поочередный или одновременный запуск всех проверок
- Онлайн-мониторинг результатов выполнения DRC-проверки с возможностью частичного или полного ее останова
- Возможность просмотра результатов частично выполненной DRC-проверки
- Быстрый подсчет количества найденных нарушений по каждой проверке
- Экспорт/импорт правил в xml-формате для передачи между проектами и между пользователями
- Контроль импорта списка правил (функционал перезаписи и дополнения)



### Создание производственной панели

- Отдельный проект «Панелизация»
- Синхронизация проекта «Панелизация» с проектом подготовки производства
- Работа с представлениями платы как с отдельными блоками

### Синхронизация с редактором печатных плат

- Автоматическое загрузка и назначения типов экспортированных производственных файлов из редактора печатных плат. Автоматическое создание стека слоев
- Навигация к объектам редактора печатных плат



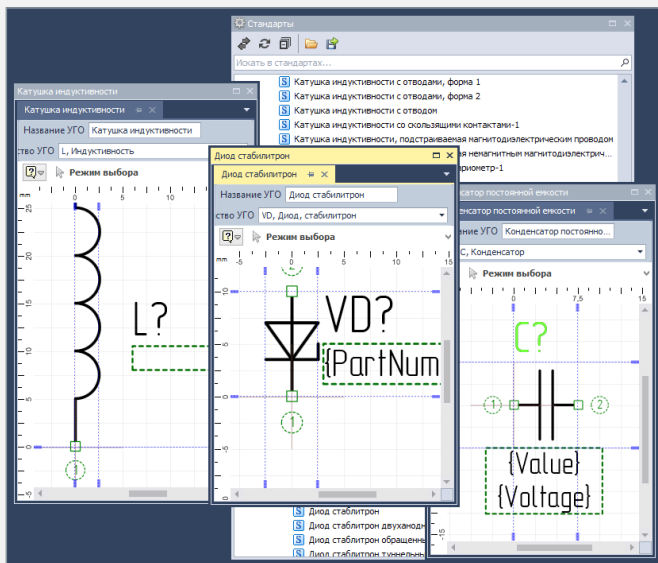
# Подготовка конструкторской документации ЕСКД

## Подготовка конструкторской документации



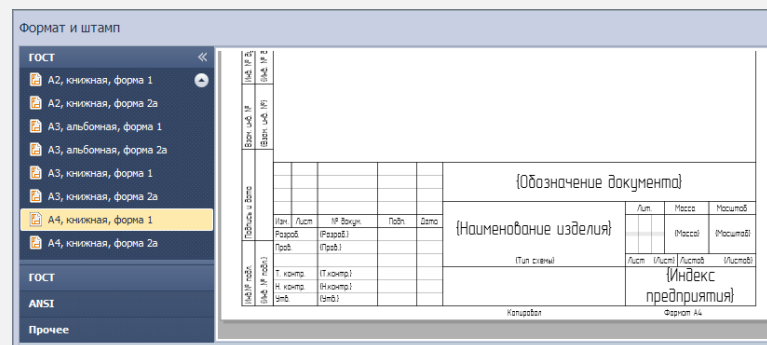
### Схема электрическая принципиальная (ЭЭ)

- Классификация компонентов согласно ГОСТ 2.710
- Предустановленный набор УГО

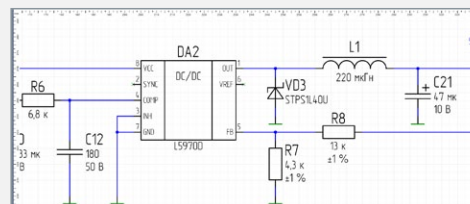


- Автоматическое назначение буквенного обозначения согласно выбранному семейству компонента
- Перенумерация позиционных обозначений согласно требованиям ГОСТов
- Перенумерация в блоках: нумерация с начала, нумерация с продолжением, сквозная нумерация
- Проставление позиционного обозначения рядом с УГО – с правой стороны или над ним

- Совмещенный и разнесенный способы изображения устройств
- Форматы листов чертежей соответствуют требованиям ГОСТов и ANSI
- Автоматическое размещение рамки и основной надписи (штампа) на каждом листе чертежа

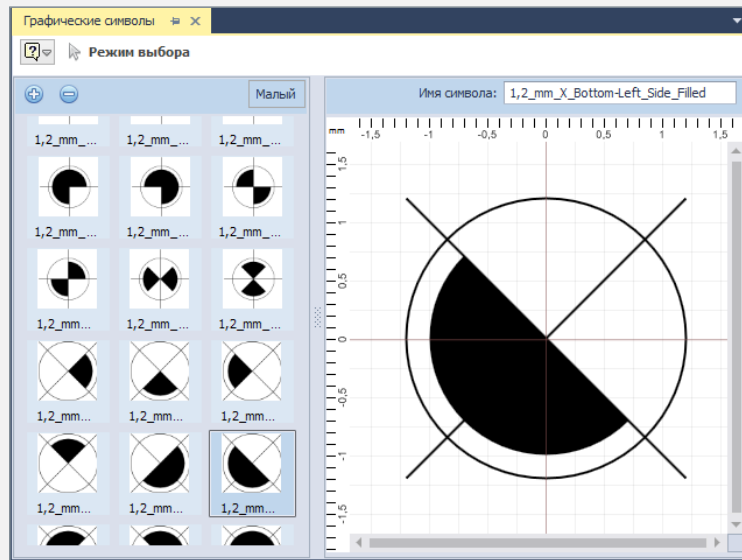


- Возможность выбора вида основной надписи для первого и последующего листов схемы
- Автоматическое проведение линий электрической взаимосвязи в горизонтальном и вертикальных направлениях
- Запрет на проведения линий электрической взаимосвязи поверх УГО компонентов



## Чертеж печатной платы (ГОСТ 2.417)

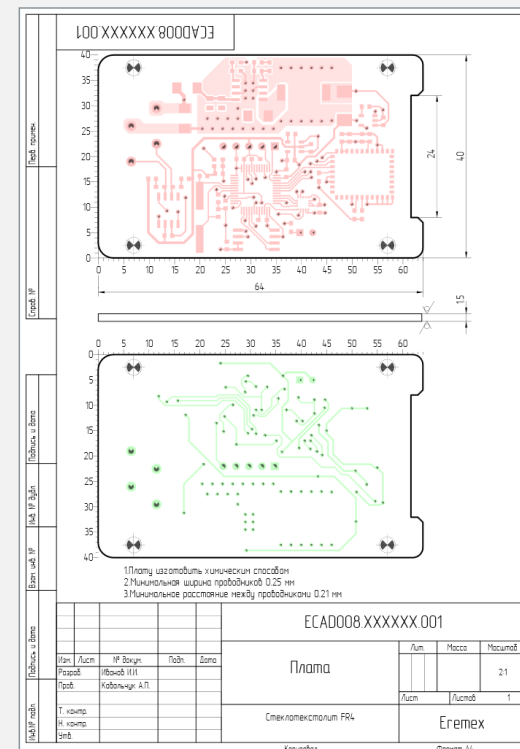
- Предусмотренный набор символов для обозначения отверстий на чертеже



- Возможность создавать и редактировать свой набор символов для обозначения отверстий на чертеже
- Масштабирование символов по размеру отверстий
- Автоматическое создание таблицы сверловки, подсчет количества отверстий каждого типа

Обозначение отверстий	Диаметр отверстий, мм	Диаметр контактной площадки, мм	Наличие металлизации	Кол. отверстий
	0,4 <sup>-0,1</sup>	1,2	есть	95
	0,8 <sup>-0,15</sup>	1,5	есть	10
	1,0 <sup>+0,15</sup>	1,6	есть	50
	3,2 <sup>+0,18</sup>	--	нет	4

- Нанесение выносных размерных линий любого вида: горизонтальные, вертикальные, диагональные, угловые
- Радиальные с выбором измерения (радиус/диаметр)
- Возможность задать множество стрелок для одной выносной линии
- Набор знаков для обозначения шероховатости поверхности
- Формирование координатной сетки по всему периметру печатной платы с помощью инструмента «Разместить линейку». Инструмент позволяет настраивать цену деления шкалы, указывать позиции для отображения цифр на шкале, выбирать единицы измерения

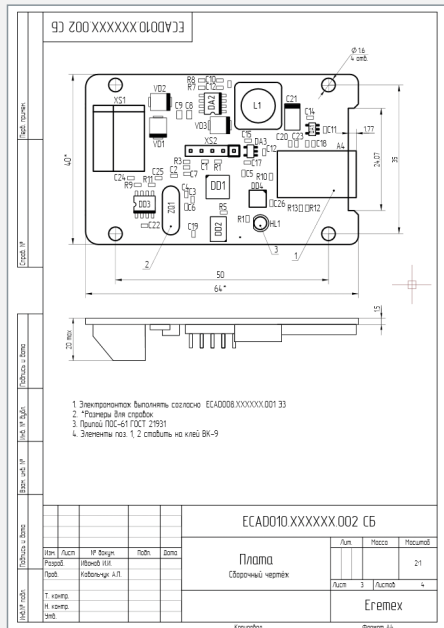


## Перечень элементов (ПЭЗ), ведомость покупных изделий

- Шаблоны документов, включающие штампы и правила оформления, соответствующие требованиям ГОСТов
- Автоматическая генерация перечня элементов
- Возможности настройки отдельных параметров и полного редактирования документов позволяют оформлять документы в соответствии с различными отраслевыми требованиями
- Версионность документации: повторное создание документа приводит к выпуску новой версии документа или возможности выпуска альтернативного пакета документации. Старый документ сохраняется и по-прежнему остается доступен
- Статистика: семейства компонентов, их количество, номиналы и т.д. собираются и обрабатываются автоматически
- Экспорт данных в табличном виде (в формате \*.xls)

## Сборочный чертеж (СБ)

- Выбор вида проекции печатной платы: базовый, вид сверху, вид сбоку, вид снизу
- Отображение зеркальных проекций как при первоначальной установке, так и в процессе создания чертежа
- Размещение проекций корпусов отдельных компонентов в выбранном масштабе для создания вариантов установки (в разработке)
- Размещение дополнительных графических объектов на плате



Поз. обозначение	Наименование	Кол-во	Примеч.
A1	LMX938	1	
Конденсаторы			
C1	C_0603 X7R 100 нФ 25 В	1	
C2	C_0603 NPO 15 нФ 50 В	1	
C3	C_0603 X7R 10 нФ 50 В	1	
C4,C5	C_0603 X7R 100 нФ 25 В	2	
C6	C_0603 NPO 15 нФ 50 В	1	
C7	C_0603 X7R 100 нФ 25 В	1	
C8,C9	C_0605 X7R 1 нФ 50 В	2	
C10	C_0603 X7R 33 нФ 50 В	1	
C11	C_0603 X7R 100 нФ 25 В	1	
C12	C_0603 NPO 180 нФ 50 В	1	
C13	C_0603 X7R 100 нФ 25 В	1	
C14,C15	C_0603 X7R 10 нФ 50 В	2	
C16,C17	C_0603 X5R 2,2 нФ 10 В	2	
C18,C19	C_0603 X7R 100 нФ 25 В	2	
C20	C_0603 X5R 2,2 нФ 10 В	1	
C21	2930476V9010C2TE3	1	
C22,C23	C_0603 X7R 100 нФ 25 В	2	
C24,C25	C_0603 NPO 560 нФ 50 В	2	
C26	C_0603 X7R 100 нФ 25 В	1	
Микросхемы аналоговые			
DA1	LP3985MS-3.3	1	
DA2	LS9700	1	
DA3	LP3985MS-3.3	1	
Микросхемы цифровые			
HL 1	Прибор световой сигнализации BL-L344SRC	1	
L1	Индуктивность CDR10-40P-221NC	1	
Резисторы			

Поз. обозначение	Наименование	Кол-во	Примеч.
A1	LMX938	1	
Конденсаторы			
C1	C_0603 X7R 100 нФ 25 В	1	
C2	C_0603 NPO 15 нФ 50 В	1	
C3	C_0603 X7R 10 нФ 50 В	1	
C4,C5	C_0603 X7R 100 нФ 25 В	2	
C6	C_0603 NPO 15 нФ 50 В	1	
C7	C_0603 X7R 100 нФ 25 В	1	
C8,C9	C_0605 X7R 1 нФ 50 В	2	
C10	C_0603 X7R 33 нФ 50 В	1	
C11	C_0603 X7R 100 нФ 25 В	1	
C12	C_0603 NPO 180 нФ 50 В	1	
C13	C_0603 X7R 100 нФ 25 В	1	
C14	C_0603 NPO 180 нФ 50 В	1	
C15	C_0603 X7R 100 нФ 25 В	1	
C16,C17	C_0603 X5R 2,2 нФ 10 В	2	
C18,C19	C_0603 X7R 100 нФ 25 В	2	
C20	C_0603 X5R 2,2 нФ 10 В	1	
C21	C_0603 X7R 100 нФ 25 В	1	
C22	C_0603 X5R 2,2 нФ 10 В	1	
C23	2930476V9010C2TE3	1	
C24,C25	C_0603 X7R 100 нФ 25 В	2	
C26	C_0603 NPO 560 нФ 50 В	2	
C27	C_0603 X7R 100 нФ 25 В	1	
Микросхемы аналоговые			
DA1	LP3985MS-3.3	1	
DA2	LS9700	1	
Микросхемы цифровые			
HL 1	Прибор световой сигнализации BL-L344SRC	1	
L1	Индуктивность CDR10-40P-221NC	1	
Резисторы			

ЕСА0008ПЭЗ

Сканер CAN-bus

Егемех

Начиная с версии 2.5, Delta Design становится платформой, позволяющей расширять возможности системы и обеспечивать ее интеграцию в инфраструктуру предприятия



## Три механизма расширения возможностей и интеграции

- Работа с базой данных (поисковые запросы, добавление новых данных, изменение и удаление)
- Скрипты (автоматизация различных операций при работе со схемой или платой)
- Плагины (полный доступ ко всем функциям системы, возможность добавить свой пункт меню, кнопку, панель, инструмент и др.)

## Поддержка C# 7.0 – встроенный парсер (Roslyn) и компилятор

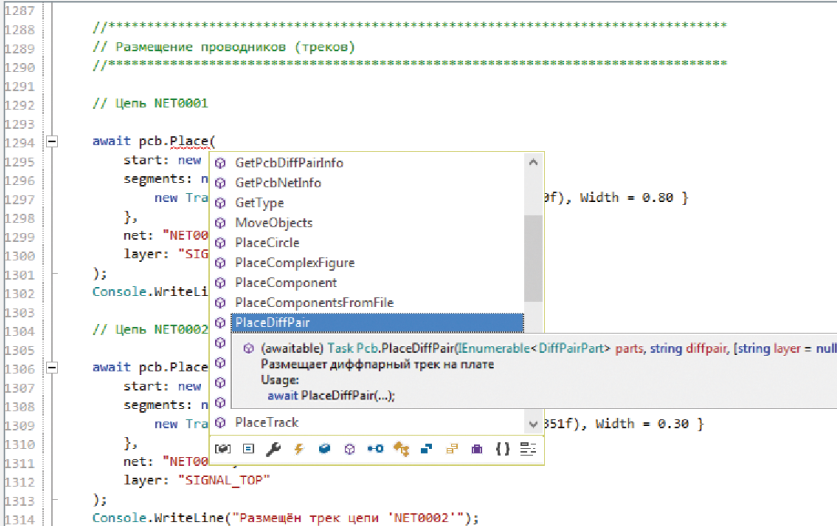
### Мощный текстовый редактор

- Подсветка синтаксиса
- Полная поддержка IntelliSense и Code Completion
- Отображение подсказок по всем функциям системы
- Динамическое отображение ошибок и предупреждений

### Открытые механизмы интеграции

- Объектный язык запросов к базе данных (похожий на SQL)
- API для доступа ко всем функциям системы
- Открытый обменный формат на основе XML

```
1287
1288 //*****
1289 // Размещение проводников (треков)
1290 //*****
1291
1292 // Цепь NET0001
1293
1294 await pcb.Place(
1295     start: new
1296     segments: n
1297     new Tra
1298     },
1299     net: "NET00
1300     layer: "SIG
1301 );
1302 Console.Writeli
1303
1304 // Цепь NET0002
1305
1306 await pcb.Place
1307     start: new
1308     segments: n
1309     new Tra
1310     },
1311     net: "NET00
1312     layer: "SIGNAL_TOP"
1313 );
1314 Console.WriteLine("Размещён трек цепи 'NET0002'");
1315
```



# Delta Design Workgroup и Delta Design Enterprise Server

Совместная работа всех участников процесса в едином информационном пространстве

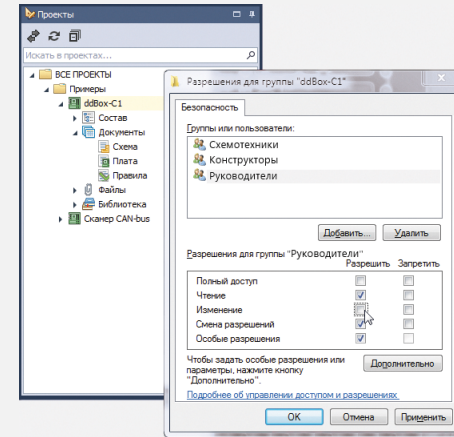


## Работа в едином информационном пространстве

- Сетевая версия Delta Design Workgroup, позволяющая работать с одной базой данных нескольким пользователям
- Delta Design Enterprise Server объединяет несколько баз данных в единое информационное пространство

## Разграничение прав доступа

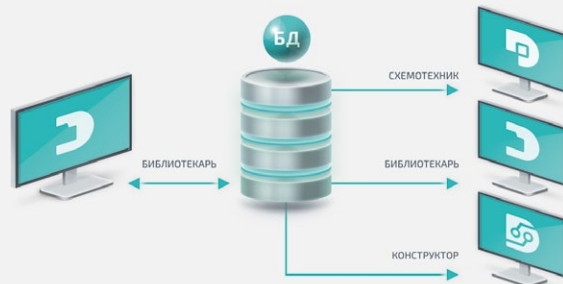
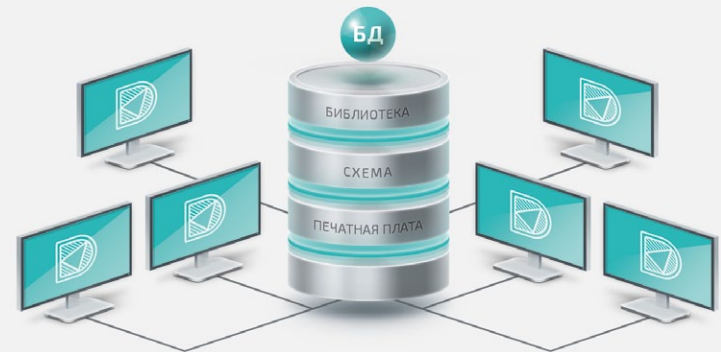
При совместной работе система позволяет установить права доступа на каждый объект (проект, схема, плата и т.п.) для пользователя или группы пользователей с возможностью наследования в пределах иерархии.



## Сетевая версия системы

### (Delta Design Workgroup)

- Одновременная работа различных пользователей с разными частями библиотеки
- Одновременная работа пользователей с различными проектами в одной базе данных
- Использование библиотек множеством схемотехников и конструкторов плат без дополнительной передачи данных



## Принцип организации совместной работы

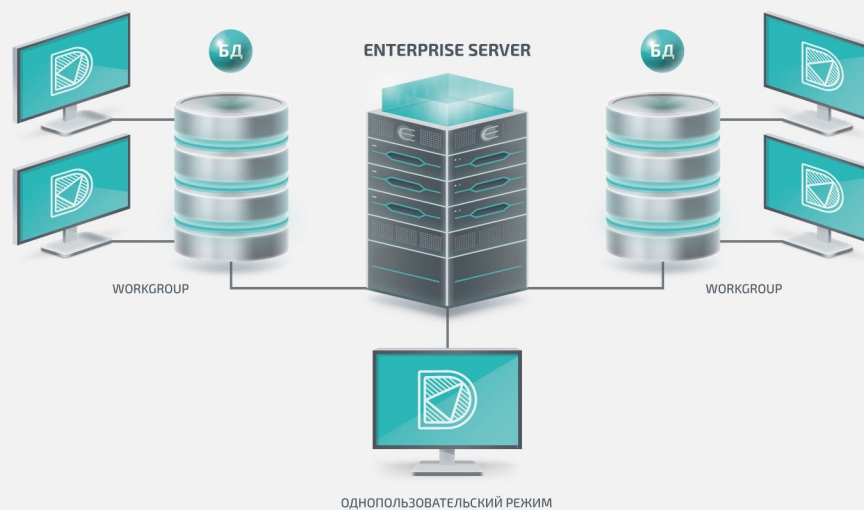
Система обеспечивает возможность только одному пользователю в один момент времени редактировать один элемент данных (например, компонент в библиотеке). Для остальных пользователей в этот момент времени данный элемент будет доступен только для чтения.

## Delta Design Enterprise Server

Позволяет объединить все базы данных на предприятии в единое информационное пространство, обеспечив при этом синхронизацию данных между ними.

### Преимущества

- Сокращение времени на обмен данными между участниками процесса
- Использование всеми участниками только корректных версий библиотеки
- Выделение сотрудников, ответственных за ведение библиотеки и проектов

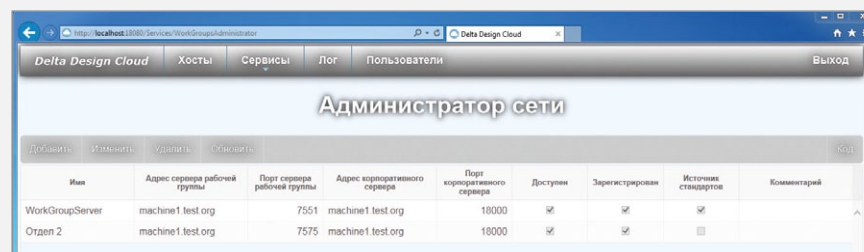


### Принцип организации совместной работы

Администратор ведет с помощью Enterprise Server список баз данных Delta Design на предприятии. При подключении базы к Enterprise Server пользователи получают возможность открывать для всех участников свои библиотеки и проекты, а также использовать данные, открытые другими пользователями.

### Распространение библиотек и проектов

Библиотекари, схемотехники и конструкторы могут сделать доступными, т.е. «опубликовать» текущее состояние своих библиотек и проектов с помощью системы Delta Design. Опубликованные данные становятся доступны для использования всеми участниками пространства. Каждый из пользователей может создать у себя в базе их копию для дальнейшего использования. При этом в любой момент времени может быть опубликована новая версия библиотеки или проекта.



Имя	Адрес сервера рабочей группы	Порт сервера рабочей группы	Адрес корпоративного сервера	Порт корпоративного сервера	Доступен	Зарегистрирован	Источник стандартов	Комментарий
WorkGroupServer	machine1.test.org	7551	machine1.test.org	18000	☑	☑	☑	
Отдел 2	machine1.test.org	7575	machine1.test.org	18000	☑	☑	☐	

# Взаимодействие Delta Design с другими системами

Система Delta Design встраивается в существующую ИТ-инфраструктуру предприятия, имея налаженное взаимодействие с системами класса CAD, ECAD/EDA, PLM, PDM, CAM, CAE и другими.



## Altium Designer 18.1 , 19.1

Импорт библиотек



## P-CAD 2006

Двусторонняя передача библиотек, схем, плат  
(загружаются по отдельности и в связке)



## Specctra/Electra

Обмен файлами: \*.do, \*.dsn, \*.ses



## PADS/Expedition

Импорт файлов: \*.pcb, \*.hpk  
Импорт библиотек и проектов PADS (ASCII)



## Eagle

Обмен \*.brd-файлами



## EDA/ECAD

Экспорт нетлистов (Keyin, Tango, P-CAD)



## CAM

Экспорт/импорт файлов \*.grb (Gerber)  
и \*.drl (Excellon), ODB++



## HyperLynx

Экспорт ODB++



## КОМПАС/AutoCAD/Solidworks/...

Двусторонняя передача  
2d-данные: \*.dxf, \*.pdf  
3d-данные: \*.step, \*.idf, \*.stl, \*.c3d



## FlowVision

Экспорт модели платы (\*.stl-файлы)



## Matlab/Maple

Экспорт файлов \*.txt, \*.csv



## AdobeAcrobat/...

Экспорт «Smart» \*.pdf



## MS Excel/...

Экспорт/импорт \*.csv

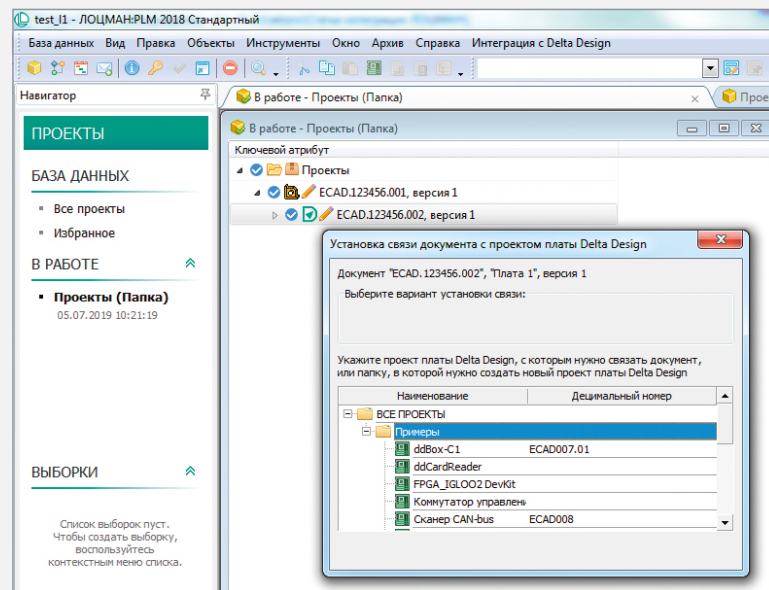
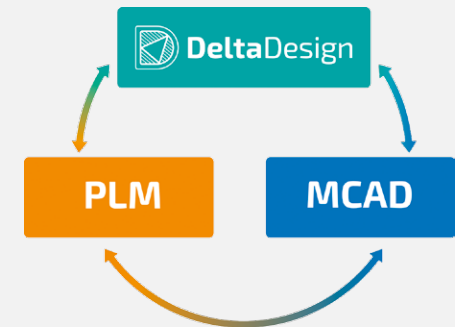
\* ТОЛЬКО ЭКСПОРТ



# Автоматизированные системы управления жизненным циклом изделия в рамках сквозного проектирования EDA, CAD, PLM

Интеграция САПР электроники Delta Design с машиностроительными САПР (MCAD) и системами управления жизненным циклом позволяет организовать на предприятии сквозной цикл разработки изделий приборостроения.

В настоящий момент реализована интеграция Delta Design с САПР КОМПАС-3D и ЛОЦМАН:PLM (разработчик АСКОН, РФ), ведутся работы по интеграции с системами других производителей. Решения отечественных разработчиков дополняют друг друга для обеспечения импортонезависимости предприятий. Интеграция систем Delta Design и КОМПАС-3D позволяет конструктору располагать компоненты на плате с учетом 3D-конструктива всего изделия. Интеграция систем обеспечивается за счет двунаправленного обмена 3D-моделями разрабатываемой платы.



## Полная интеграция ЛОЦМАН:PLM и Delta Design через интерфейс прикладного программирования (API) в рамках сквозного цикла проектирования

- Создание проекта изделия в ЛОЦМАН:PLM
- Создание нового проекта платы Delta Design/связывание с существующим проектом Delta Design
- Запуск Delta Design из ЛОЦМАН:PLM, проектирование электрической схемы и печатной платы в Delta Design
- Загрузка компонентного состава платы и файлов проекта в ЛОЦМАН по окончании проектирования
- Вторичное представление схемы электрической в ЛОЦМАН с возможностью поиска и гиперссылками
- Дальнейшая работа над изделием в КОМПАС-3D и расчетных приложениях
- Автоматическое формирование в ЛОЦМАН:PLM электронной структуры изделия (ЭСИ)
- Выпуск полного комплекта конструкторской документации (чертежей, текстовой КД)

# Обучение

Для успешного овладения системой Delta Design компания ЭРЕМЕКС организует учебные курсы.

Обучение проводится в группах по 5 человек. Длительность курсов от 15 до 25 академических часов. Обучение проводится в рекомендуемом формате в зависимости от выбранного курса. Курсы могут проводиться как в учебном центре компании ЭРЕМЕКС, так и на территории заказчика при условии, что заказчик предоставляет оборудование, необходимое для проведения обучающих курсов. По окончании каждого учебного курса слушатели сдают индивидуальный экзамен, подтверждая таким образом приобретение соответствующей квалификации. В случае успешной сдачи экзамена слушатель получает сертификат о присвоении соответствующей квалификации.

## Состав основных курсов

Курс	Описание	Аудитория
Базовый	В программе курса рассматриваются основные этапы работы с системой: от ведения базы электрорадиоизделий (ЭРИ) до выпуска конструкторской и производственной документации	Для всех пользователей (5 дней, 25 академических часов)
Менеджер библиотек (продвинутый)	Курс ориентирован на детальное рассмотрение вопросов создания и сопровождения библиотек ЭРИ	Для библиотекарей ЭРИ (3 дня, 15 академических часов)
Схемотехнический редактор (продвинутый)	Курс предполагает детальное изучение эффективных приемов разработки принципиальной электрической схемы в системе Delta Design	Для схемотехников (3 дня, 15 академических часов)
Схемотехническое моделирование (продвинутый)	Курс посвящен SPICE-моделированию электрических схем с использованием модуля SimOne	Для специалистов по моделированию и схемотехников (5 дней, 25 академических часов)
Проектирование печатных плат (продвинутый)	В курсе детально рассматриваются вопросы проектирования и трассировки печатных плат с использованием интерактивной и автоматической трассировки	Для конструкторов печатных плат (5 дней, 25 академических часов)

# Компания ЭРЕМЕКС является членом ряда объединений и ассоциаций



## Союз машиностроителей России

Крупнейшая организация федерального масштаба, объединяющая российские компании, холдинги и корпорации в целях отстаивания интересов отечественного машиностроительного комплекса и высокотехнологичной промышленности в органах государственной власти, институтах гражданского общества, а также на международной арене.



## Ассоциация разработчиков программных продуктов «Отечественный софт»

Объединяет российских производителей программного обеспечения, представляющих все сегменты ИТ-индустрии: от антивирусного ПО и лингвистических программ до «тяжелого ПО» – систем комплексной автоматизации различных секторов экономики и управления.



Единый реестр российских программ для электронных вычислительных машин и баз данных

## Единый реестр российских программ для электронных вычислительных машин и баз данных

Программные продукты ЭРЕМЕКС включены в Единый реестр российских программ для электронных вычислительных машин и баз данных под номерами 740, 741, 935, 11906, 11907.



## «Сколково»

ЭРЕМЕКС – резидент «Сколково» – современного научно-технологического инновационного комплекса по разработке и коммерциализации новых технологий.



## Консорциум «РазвИТие»

Консорциум разработчиков инженерного программного обеспечения «РазвИТие» — это объединение независимых российских ИТ-компаний АСКОН, НТЦ «АПМ», АДЕМ, ТЕСИС и ЭРЕМЕКС. Работа консорциума построена вокруг создания на базе существующих разработок единого мультивендорного российского PLM-решения.



## Ассоциация разработчиков и производителей «Консорциум средств, ресурсов и технологий производства высокотехнологичной продукции»

Создана в целях координации профессиональной деятельности своих членов по вопросам разработки, производства, продвижения на рынок высокотехнологической продукции направлениям: высококачественные вещества и материалы, электронное машиностроение, САПРы, Кадры.

# Наши клиенты

Продукция компании ЭРЕМЕКС применяется как в России, так и в 16 зарубежных странах

- ЗАО «НПФ «ДОЛОМАНТ»
- ЗАО «Светлана-Электронприбор»
- ФГУП «ГосНИИАС»
- АО «НИИМЭ»
- ФГУП «ВНИИА»
- АО «НИИЭФА им. Д.В. Ефремова»
- АО ЦНТУ «Динамика»,
- АО «Северный пресс»,
- АО «СНИИП»,
- АО «ФЦНИВТ «СНПО «Элерон»,
- Филиал РФЯЦ-ВНИИЭФ - НИИИС им. Ю.Е. Седакова
- ПАО «Сатурн»



# Рекомендации пользователей



## ФГУП «ГосНИИАС»

С продуктом Delta Design наше предприятие познакомилось всего пару лет назад, когда встал вопрос об импортозамещении. Компания ЭРЕМЕКС предоставила пробную версию продукта, с помощью которой был реализован проект печатной платы в виде готовых файлов для производства и файлов для оформления конструкторской документации.

Delta Design имеет интуитивно понятный интерфейс, и даже не являясь опытным специалистом в области проектирования печатных плат, в небольшие сроки вполне реально получить отличный технический результат в виде простой или средней степени сложности печатной платы и документации на нее в соответствии с ГОСТами. Важными преимуществами также являются великолепная техническая поддержка компании ЭРЕМЕКС, большое количество обучающих материалов и курсов для более глубокого изучения продукта.



**Петрушов Андрей**

Ведущий инженер  
ФГУП «ГосНИИАС»

